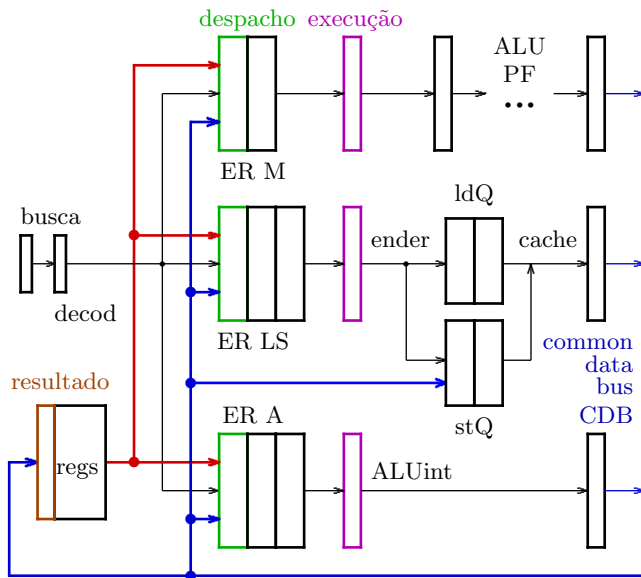


UFPR – Depto de Informática – BCC  
 CI086 - Tópicos em Arquitetura de Computadores  
**Primeira Prova — 2007-1**

1) Mostre como o trecho de código abaixo seria escalonado dinamicamente para execução no processador da figura que usa o algoritmo de Tomasulo, com especulação. O processador é capaz de emitir uma instrução por ciclo. As latências são de dois ciclos para operações com inteiros (**add**, **sub**, **bra**), dois ciclos para adição em ponto flutuante (**add.d**), e quatro ciclos para a multiplicação em ponto flutuante (**mult.d**). Uma referência a um operando em memória custa três ciclos (**ld.d**, **st.d**). Quantos ciclos são necessários para completar (aposentar) a ÚLTIMA INSTRUÇÃO DA SEGUNDA VOLTA do laço? A resposta deve ser entregue na folha em anexo. [10 pontos]



```

1.loop: ld.d  f2, 0(r1)   ; f2=X[i]
2.      ld.d  f4, 8(r1)   ; f4=X[i+1]
3.      mul.d f6, f2, f20 ; *A
4.      mul.d f8, f4, f22 ; *B
5.      add.d f10, f6, f8 ;
6.      st.d  f10, 16(r1) ; X[i+2]=f10
7.      daddi r1, r1, 24 ; pointer++
8.      beq  r1,r3, loop ; final?
  
```

2) Considere uma hierarquia de memória com dois níveis  $M_1$  e  $M_2$ . Denote a taxa de acertos em  $M_1$  por  $h$ . Sejam  $c_1$  e  $c_2$  os custos por kilobyte,  $s_1$  e  $s_2$  as capacidades e  $t_1$  e  $t_2$  os tempos de acesso, respectivamente. (a) Sob que condições o custo do sistema de memória se aproxima de  $c_2$ ? (b) Qual é o tempo médio de acesso  $t_a$  desta hierarquia? (c) Seja  $r = t_1/t_2$  a relação entre as velocidades das duas memórias. Seja  $E = t_1/t_a$  a eficiência de acesso do sistema de memória. Expresse  $E$  em termos de  $r$  e  $h$ . (d) Qual a taxa de acertos  $h$  necessária para fazer  $E=0.95$  se  $r=0.100$ ? Não é necessário afetar a conta, mas apenas indicar como o resultado seria obtido. [10 pontos]

3) Escreva, em pseudocódigo, uma função com o protótipo abaixo que percorre uma tabela de páginas de três níveis e retorna **1** se a página está em memória, ou **0** numa falta. O endereço físico é atribuído à **\*enderfis** num acerto. Explícite quaisquer suposições que forem necessárias. [10 pontos]

```
int buscatp( void *basetp, void* endervirt, void** enderfis);
```

núm iter	instrução	número do ciclo em que					comentário
		decod	desp	exec	mem	wCDB	

## Segunda Prova — 2007-1

- 1) Mecanismos para acesso a dispositivos de entrada e saída.
- (1a) Descreva sucintamente os mecanismos de *entrada e saída por programa, por interrupção* e por *acesso direto à memória*. Em que situações cada um destes deve ser empregado? [5 pontos]
- (1b) Explique porque, em sistemas com módulos de acesso direto à memória (ADM), os acessos do controlador de ADM à memória principal tem maior prioridade do que os acessos da CPU à memória. [5 pontos]
- (1c) Em sistemas com caches, memória virtual e controladores de acesso direto à memória (CADM) podem ocorrer problemas na consistência dos dados por conta da atuação em paralelo do processador e do CADM. Explique quais são os problemas que podem ocorrer, e em quais situações eles podem ocorrer. Indique uma possível solução para um dos problemas listados. [10 pontos]
- 2) Considere um multiprocessador com memória compartilhada com 4 processadores. Cada módulo processador contém uma cache de 1 Mbyte (tempo de acesso de 1 ciclo) e 1 Gbytes de memória, tempo de acesso local de 10 ciclos, tempo de acesso a memória remota (outro processador) de 25 ciclos. Suponha que o MP está executando uma multiplicação de matrizes com 2048x2048 elementos (double) com o programa de 3 laços aninhados. As três matrizes são armazenadas na memória do processador P0. [10 pontos]
- (2a) Supondo a alocação mais simples possível de trabalho a processadores (uma fatia horizontal de 512 elementos da matriz C a cada processador), estime a fração do CPI devida somente às referências aos elementos das matrizes, efetuadas pelos processadores P0 e P1. Desconsidere código e variáveis locais, e desconsidere faltas por conflito.
- (2b) Otimize a alocação de trabalho para reduzir o CPI obtido em (a). Desenhe um diagrama que justifique sua otimização. Indique o novo CPI dos processadores P0 e P1.

```

/* a,b,c: double×double, globais */
1 for (i=0; i < 2048; i++) {
2   for (j=0; j < 2048; j++) {
3     sum = 0.0; /* var local */
4     for (k=0; k < 2048; k++)
5       sum += a[i][k] * b[k][j];
6     c[i][j] = sum;
7   }
8 }

```

## Exame Final — 2007-1

- 1) Escreva, em pseudocódigo, uma função com o protótipo abaixo que percorre uma tabela de páginas de dois níveis e retorna **1** se a página está em memória, ou **0** numa falta. O endereço físico é atribuído à *\*enderfis* num acerto. Explícite quaisquer suposições que forem necessárias. Endereços virtuais tem 32 bits. [30 pontos]

```
int buscatp( void *basetp, void* endervirt, void** enderfis);
```

- 2) Mostre como o trecho de código abaixo seria escalonado dinamicamente para execução no processador da figura que usa o algoritmo de Tomasulo, com especulação. O processador é capaz de emitir uma instrução por ciclo. As latências são de um ciclo para operações com inteiros (*add*, *sub*, *bra*), três ciclos para adição em ponto flutuante (*add.d*), e quatro ciclos para a multiplicação em ponto flutuante (*mult.d*). Uma referência a um operando em memória custa três ciclos (*ld.d*, *st.d*). Quantos ciclos são necessários para completar (aposentar) a ÚLTIMA INSTRUÇÃO DA SEGUNDA VOLTA do laço? A resposta deve ser entregue na folha em anexo. [40 pontos]

