

A tarefa era desenvolver ferramentas e aplicar testes para a depuração de um modelo escrito em VHDL do microprocessador MIPS. Este trabalho é em continuação ao desenvolvido anteriormente em dissertação de mestrado do PPGInf e em trabalho de conclusão de curso no BCC (TG).

Os programas que faziam parte do benchmark eram programas de ordenação simples vistos nas disciplinas de algoritmos Bubble sort, quick sort, merge sorte, por exemplo O código VHDL do MMCC foi portado para ser compilado e simulado com os programas ghdl e gtkwave, ferramentas livres de simulação de circuitos. Os programas de teste podem ser escritos em linguagem C e compilados com o gcc.

Inicialmente estes programas foram compilados sem nenhuma otimização para simplificar a análise dos resultados, e depois com otimização máxima (-O3), quando alguns deles não apresentaram os resultados esperados, devido a uma falha no circuito de previsão de desvios. O tamanho das entradas dos programas de ordenação foi aumentado para verificar se havia alguma falha no sistema de memória. Para facilitar na observação dos resultados desenvolvi uma função em VHDL que mostra o conteúdo da memória na tela. Algumas das funções da unidade de lógica e aritmética foram verificadas porque o código VHDL parecia estar incorreto.

Devido a diversas dificuldades encontradas durante o projeto, foi decidido que daria menos trabalho começar um projeto novo do zero, o cmips Para saber se o cmips estava funcionando corretamente foram feitos testes com dijakstra small[10] dijakstra e uma matriz de tamanho grande[100] testes com patricia arvore patricia e se era possível fazer calculo com crc32bits.

Os testes mostraram que não haviam erros na implementação.