

Nº 000 SISTEMAS DE MEMÓRIA PARA MULTIPROCESSADORES

Aluno de Iniciação Científica: Antonio Hélio da Costa Massaro (Bolsista CNPq)

Nº de Registro do Projeto de Pesquisa no BANPESQ/THALES: 1997005004

Orientador: Prof. Dr. Roberto André Hexsel

Colaborador: Andréia Aparecida Barbiero

Departamento: Informática **Setor:** Ciências Exatas

Palavras-chave: *Análise de desempenho, simulação em alto-nível de abstração, processadores embarcados.*

Área de Conhecimento: Ciência da Computação – 1.03.00.00-7

Os processadores embarcados estão presentes em quase todos os aparelhos eletrônicos usados diariamente, como celulares, calculadoras científicas, etc. O principal objetivo deste projeto é criar um ambiente de testes de desempenho para análises comparativas. Uma dificuldade encontrada para essas análises é a falta de um ambiente físico propício para testes. Muitas vezes o orçamento previsto não é suficiente para a compra dos processadores e dos equipamentos de avaliação e teste onde serão usados. Esta dificuldade é suprida pelo uso de simuladores. Como estes processadores são utilizados em condições muito diferentes dos populares processadores para *desktop*, fica difícil fazer uma análise de desempenho em um ambiente real. O simulador pode ser executado nos *desktops* disponíveis, dispensando os gastos com compra de equipamentos. Como as descrições dos processadores e sua documentação são fornecidas gratuitamente por alguns fabricantes, podemos criar uma estrutura em alto nível que nos permite simular o comportamento dos processadores sob estudo. A ferramenta usada para criar a simulação foi o *ArchC* e o processador escolhido foi o *Atmega-8515* da *ATMEL*. A estrutura em alto-nível nos permitiu criar um modelo do processador, inicialmente como modelo funcional (ciclo-longo), e então este modelo foi melhorado para um modelo de processador multiciclo, para então comparar seus desempenhos. Toda estrutura de dados do modelo foi criada atendendo às especificações do fabricante e utilizando estruturas abstratas que representam o ambiente real de aplicação. Foram colocados na estrutura todos os registradores de propósito geral, os registradores de controle e de status, acesso a memória com diferenciação entre a memória de instruções e a memória de dados, e outras pequenas estruturas descritas na documentação da *ATMEL*. A visualização da execução dos programas no processador também é alterada de acordo com a necessidade de avaliação do programador. A estrutura da linguagem do *ArchC* é análoga à estrutura de C++, usada para desenvolver a ferramenta. Esta similaridade possibilita a criação de qualquer outro tipo de ferramenta para simulação, inclusive a conceituação do desenvolvimento e melhoria dos processadores. O simulador do *Atmega-8515* desenvolvido neste projeto foi usado na dissertação de mestrado de Andréia Aparecida Barbiero, na qual ela comparou o desempenho do *Atmega-8515* com dois outros processadores. A minha pesquisa é parte integrante do projeto “Confiabilidade e segurança na comunicação de dados via celular digital por automação” registrada no CNPq.