

Disciplina CI212 - Organização e Arquitetura de Computadores

Projeto1 - Estendendo o Modelo VHDL do processador MIPS segmentado

O objetivo deste projeto é obter uma compreensão mais profunda da implementação de processador segmentado. Dado um modelo básico do projeto do processador segmentado discutido em classe e encontrado nas Seções 6.1-6.3 do livro texto, você simulará este modelo e irá estendê-lo ou para executar adiantamento de dados (data forwarding) e detecção de risco de dados (data hazard) (ver seção 6.4-6.5) e para implementar o hardware de desvio descrito na Seção 6.6. Você então testará suas extensões simulando com GHDL.

Você pode trabalhar em grupos de dois para este projeto. Você também pode discutir sua solução/abordagem com os outros alunos da disciplina. Contudo, qualquer cópia do código de outro grupo será considerada uma violação de honestidade.

Para fazer esse projeto, siga os passos abaixo:

1. Baixe os arquivos de código para o processador segmentado do site http://www.nr2.ufpr.br/marco/mips_pipeline. A maioria dos arquivos nesse diretório são os mesmos como no projeto do processador monociclo. Os novos arquivos incluem o arquivo de controle “control_pipeline.vhd” e o de nível superior de “mips_pipeline.vhd”. Arquivos para multiplexadores de 3 e 4 entradas estão incluídos no caso de você precisar deles para suas extensões. O arquivo “rom32.vhd” foi modificado para conter instruções “no-op” entre as instruções para eliminar os hazards (riscos). Construa e simule o circuito no GHDL. Usando a janela de projeto, rastreie os sinais internos, incluindo o PC, opcode, estados da unidade de controle, etc, para verificar se o circuito funciona corretamente.
2. Modifique o processador para implementar a instrução (addi) “add immediate”. Simule seu projeto do processador modificado para verificar se ele funciona corretamente.
3. Suporte a chamada de funções:
 - (a) Modifique o processador para implementar a instrução (jr) “jump register”. Simule seu projeto do processador modificado para verificar se ele funciona corretamente.
 - (b) Modifique o processador para implementar a instrução (jal) “jump and link”. Simule seu projeto do processador modificado para verificar se ele funciona corretamente.
4. Estender o projeto do processador para realizar adiantamento de dados, conforme descrito na Seção 6.4 e o load/uso do load, inserindo bolhas conforme descrito na Seção 6.5. A projeto modificado será algo parecido com a Fig. 6.36, exceto que deve incluir ligações para o campo imediato (para loads, stores e branches), bem como o hardware de desvio que está na implementação original. Você vai precisar adicionar uma unidade de transmissão, uma unidade de detecção de riscos, multiplexadores e sinais extra em alguns registradores de pipeline. Simule o circuito com as instruções que mostram que cada conexão de adiantamento funciona como descrito no livro. Também mostram que riscos do load e seu uso inserem uma bolha no pipeline.
5. Estender o projeto para executar a instrução de desvio na fase de decodificação, como mostrado na Fig. 6.38 (exceto que você não precisa incluir o adiantamento

ou hardware de detecção de riscos mostrado aqui). Você precisará mover o somador de destino de desvio para a fase de decodificação e adicionar um novo comparador que verifica a igualdade entre as saídas do banco de registradores. Além disso, você vai ter necessidade de fazer modificações nos registradores de pipeline para remover sinais que não são mais necessários. Mais importante, você terá que alterar o projeto da unidade de controle para executar o o desvio na fase de identificação. Simule o seu circuito para mostrar que ele funciona corretamente para uma seqüência de instruções incluindo desvios e outras instruções.

6. Na documentação do projeto, faça uma listagem dos arquivos que você alterou. Destaque as mudanças que você fez e inclua os comentários que explicam como eles funcionam. Documente o código também.
7. No texto final, indique a sua estimativa da quantidade de tempo gasto neste projeto, o que você considera como os pontos mais positivos e menos positivos sobre este projeto, e qualquer sugestão que possa fazer para melhorar este projeto no futuro.