



Ministério da Educação  
Universidade Federal do Paraná  
Setor de Ciências Exatas  
Departamento de Informática

## Ficha 1 (permanente)

<b>Disciplina:</b> Arquiteturas de Alto Desempenho						<b>Código:</b> CI1086	
<b>Natureza:</b> ( X ) Obrigatória ( ) Optativa			( X ) Semestral ( ) Anual ( ) Modular				
<b>Pré-requisito:</b>		<b>Co-requisito:</b>		<b>Modalidade:</b> ( X ) Presencial ( ) Totalmente EAD ( ) ..... % EAD <sup>1</sup>			
<b>CH Total:</b> 60	<b>Padrão(PD):</b> 35	<b>Laboratório(LB):</b> 25	<b>Campo(CP)</b> 0	<b>Estágio(ES)</b> 0	<b>Orientada(OR):</b> 0	<b>Prática Específica(PE):</b> 0	
<b>CH semanal:</b> 4							
<b>EMENTA (Unidade Didática)</b>							
Introdução a arquiteturas de alto desempenho. Microarquiteturas avançadas de processadores. Hierarquia de memórias cache. Sistemas de memória RAM.							
<b>Chefe de Departamento:</b> Prof. Daniel Weingaertner							
<b>Assinatura:</b> _____							

OBS (1): ao assinalar a opção % EAD, indicar a carga horária que será à distância.

Art. 9º da Resolução 30/90 CEPE

**Padrão (PD):** conjunto de estudos e atividades desenvolvidos fundamentalmente nos espaços de aprendizagem considerados padrão para as modalidades de ensino presencial e de educação à distância (EAD).

**Laboratório (LB):** conjunto de estudos e atividades desenvolvidos fundamentalmente em espaços de aprendizagem estabelecidos com infraestrutura especializada, tais como laboratórios, oficinas e estúdios.

**Campo (CP):** conjunto de estudos e atividades desenvolvidos fundamentalmente mediante atividades de campo.

**Estágio (ES):** conjunto de estudos e atividades desenvolvidos fundamentalmente em ambientes de trabalho mediante estágios regulados pela Lei nº 11.778, de 25 de setembro de 2008.

**Orientada (OR):** conjunto de estudos e atividades direcionados à vivência na atuação acadêmica e/ou profissional, em seus mais amplos aspectos, desenvolvidos em espaços educacionais internos e/ou externos à UFPR, com a participação direta de docente responsável.

**Práticas Específicas (PE):** conjunto de atividades de natureza prática, desenvolvidas em ambientes que apresentem restrições ao quantitativo de alunos por docente e que exijam controle rigoroso envolvendo questões de segurança, dignidade, privacidade e sigilo e/ou atenção do docente individualizada ou a pequenos grupos para desenvolvimento do processo de ensino-aprendizagem, com a participação direta do docente responsável.



Ministério da Educação  
Universidade Federal do Paraná  
Setor de Ciências Exatas  
Departamento de Informática

#### **BIBLIOGRAFIA BÁSICA (mínimo 03 títulos)**

- [1] J.L. Hennessy e D. Patterson. *Arquitetura de Computadores: Uma Abordagem Quantitativa*. Elsevier Brasil, 2014. ISBN: 9788535264111.
- [2] J.L. Hennessy e D.A. Patterson. *Organização e Projeto de Computadores: A Interface Hardware/Software*. Elsevier Brasil, 2014. ISBN: 9788535264104.
- [3] J.P. Shen e M.H. Lipasti. *Modern Processor Design: Fundamentals of Superscalar Processors*. Waveland Press, 2013. ISBN: 9781478610762.

#### **BIBLIOGRAFIA COMPLEMENTAR (mínimo 05 títulos)**

- [4] M.J. Flynn. *Computer Architecture: Pipelined and Parallel Processor Design*. Jones e Bartlett, 1995. ISBN: 9780867202045.
- [5] David Harris e Sarah Harris. *Digital design and computer architecture*. Vol. 2. Morgan Kaufmann, 2013. ISBN: 9780123944245.
- [6] B. Jacob, S. Ng e D. Wang. *Memory Systems: Cache, DRAM, Disk*. Elsevier Science, 2010. ISBN: 9780080553849.
- [7] L. Null e J. Lobur. *Princípios Básicos de Arquitetura e Organização de Computadores*. Bookman, 2009. ISBN: 9788577807666.
- [8] Y.N. Patt e S.J. Patel. *Introduction to Computing Systems: From Bits & Gates to C & Beyond*. McGraw-Hill Education, 2003. ISBN: 9780072467505.
- [9] W. Stallings. *Computer Organization and Architecture*. Pearson Education, 2015. ISBN: 9780134102061.
- [10] J. Stokes. *Inside the Machine: An Illustrated Introduction to Microprocessors and Computer Architecture*. No Starch Press, 2007. ISBN: 9781593271046.



Ministério da Educação  
Universidade Federal do Paraná  
Setor de Ciências Exatas  
Departamento de Informática

## Ficha 2 (variável)

Disciplina: Arquiteturas de Alto Desempenho							Código: CI1086
<b>Natureza:</b> ( X ) Obrigatória ( ) Optativa			( X ) Semestral ( ) Anual ( ) Modular				
<b>Pré-requisito:</b>		<b>Co-requisito:</b>		<b>Modalidade:</b> ( X ) Presencial ( ) Totalmente EAD ( ) ..... % EAD <sup>1</sup>			
<b>CH Total:</b> 60	<b>Padrão(PD):</b> 35	<b>Laboratório(LB):</b> 25	<b>Campo(CP)</b> 0	<b>Estágio(ES)</b> 0	<b>Orientada(OR):</b> 0	<b>Prática Específica(PE):</b> 0	
<b>EMENTA (Unidade Didática)</b>							
Introdução a arquiteturas de alto desempenho. Microarquiteturas avançadas de processadores. Hierarquia de memórias cache. Sistemas de memória RAM.							
<b>PROGRAMA (itens de cada unidade didática)</b>							
<ol style="list-style-type: none"><li>1. Revisão de arquiteturas pipeline.</li><li>2. Pipeline superescalar.</li><li>3. Pipeline superescalar com execução fora de ordem.</li><li>4. Estágios de busca e decodificação.</li><li>5. Estágios de renomeação, despacho, execução.</li><li>6. Preditores de saltos.</li><li>7. Memórias cache de alto desempenho</li><li>8. Pré-buscadores de dados.</li><li>9. Gerenciamento e tecnologias de memória RAM.</li><li>10. Interconexões de baixa contenção.</li></ol>							
<b>OBJETIVO GERAL</b>							
Introduzir técnicas modernas para arquiteturas de alto desempenho, analisando o processador desde a busca até o término da instrução. Apresentar melhorias na hierarquia de memória cache, interconexões e memórias que possibilitem maior vazão de dados. Incentivar o raciocínio crítico dos alunos a cerca do desempenho e eficiência energética das diversas arquiteturas de computadores, relacionando os conhecimentos de microarquitetura com as práticas de programação para alto desempenho.							
<b>OBJETIVO ESPECÍFICO</b>							



Ministério da Educação  
Universidade Federal do Paraná  
Setor de Ciências Exatas  
Departamento de Informática

1. Relembrar os aspectos das arquiteturas de processadores pipeline.
2. Apresentar os principais conceitos de pipelines superescalares.
3. Introdução a execução fora de ordem para alto desempenho.
4. Analisar a parte inicial do processador para alto fluxo de instruções.
5. Verificar técnicas de execução em ordem e fora de ordem para processadores.
6. Resolver problemas de paradas utilizando predição de saltos.
7. Introduzir as técnicas de memórias cache para alta disponibilidade de dados.
8. Resolver faltas de dados através da pré-busca de dados.
9. Estudar em gerencia e modelos de memória para alta vazão de dados.
10. Avaliar as diversas interconexões intra-chip de baixa contenção.

#### **PROCEDIMENTOS DIDÁTICOS**

Os procedimentos didáticos serão feitos através de aulas expositivas colaborado com material de apoio e bibliografia. Também serão adotadas aulas em laboratório com modelagem de micro-arquiteturas.

#### **FORMAS DE AVALIAÇÃO**

Uma prova e dois trabalhos práticos.



Ministério da Educação  
Universidade Federal do Paraná  
Setor de Ciências Exatas  
Departamento de Informática

**BIBLIOGRAFIA BÁSICA (mínimo 03 títulos)**

- [1] J.L. Hennessy e D. Patterson. *Arquitetura de Computadores: Uma Abordagem Quantitativa*. Elsevier Brasil, 2014. ISBN: 9788535264111.
- [2] J.L. Hennessy e D.A. Patterson. *Organização e Projeto de Computadores: A Interface Hardware/Software*. Elsevier Brasil, 2014. ISBN: 9788535264104.
- [3] J.P. Shen e M.H. Lipasti. *Modern Processor Design: Fundamentals of Superscalar Processors*. Waveland Press, 2013. ISBN: 9781478610762.

**BIBLIOGRAFIA COMPLEMENTAR (mínimo 05 títulos)**

- [4] M.J. Flynn. *Computer Architecture: Pipelined and Parallel Processor Design*. Jones e Bartlett, 1995. ISBN: 9780867202045.
- [5] David Harris e Sarah Harris. *Digital design and computer architecture*. Vol. 2. Morgan Kaufmann, 2013. ISBN: 9780123944245.
- [6] B. Jacob, S. Ng e D. Wang. *Memory Systems: Cache, DRAM, Disk*. Elsevier Science, 2010. ISBN: 9780080553849.
- [7] L. Null e J. Lobur. *Princípios Básicos de Arquitetura e Organização de Computadores*. Bookman, 2009. ISBN: 9788577807666.
- [8] Y.N. Patt e S.J. Patel. *Introduction to Computing Systems: From Bits & Gates to C & Beyond*. McGraw-Hill Education, 2003. ISBN: 9780072467505.
- [9] W. Stallings. *Computer Organization and Architecture*. Pearson Education, 2015. ISBN: 9780134102061.
- [10] J. Stokes. *Inside the Machine: An Illustrated Introduction to Microprocessors and Computer Architecture*. No Starch Press, 2007. ISBN: 9781593271046.

**Professor da Disciplina:** Prof. Marco Antonio Zanata Alves

**Assinatura:** \_\_\_\_\_

**Chefe de Departamento:** Prof. Daniel Weingaertner

**Assinatura:** \_\_\_\_\_

OBS (1): ao assinalar a opção % EAD, indicar a carga horária que será à distância.