



PROJETOS DIGITAIS E MICROPROCESSADORES PORTAS CMOS

Marco A. Zanata Alves

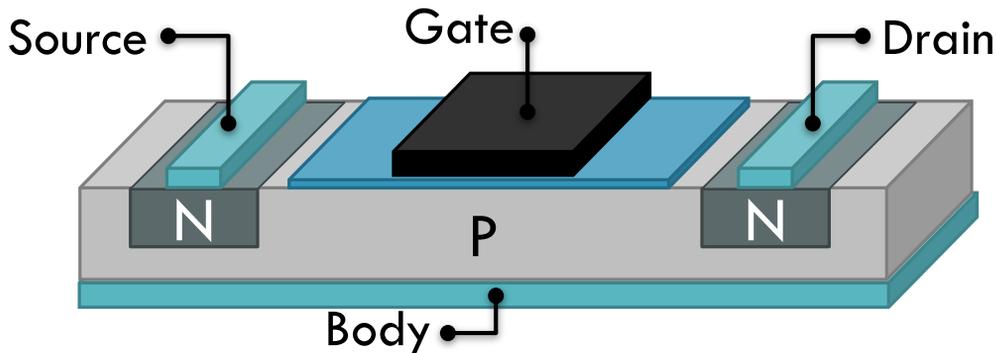
MOSFET

O MOSFET é composto de um material semiconductor no Source e Drain.

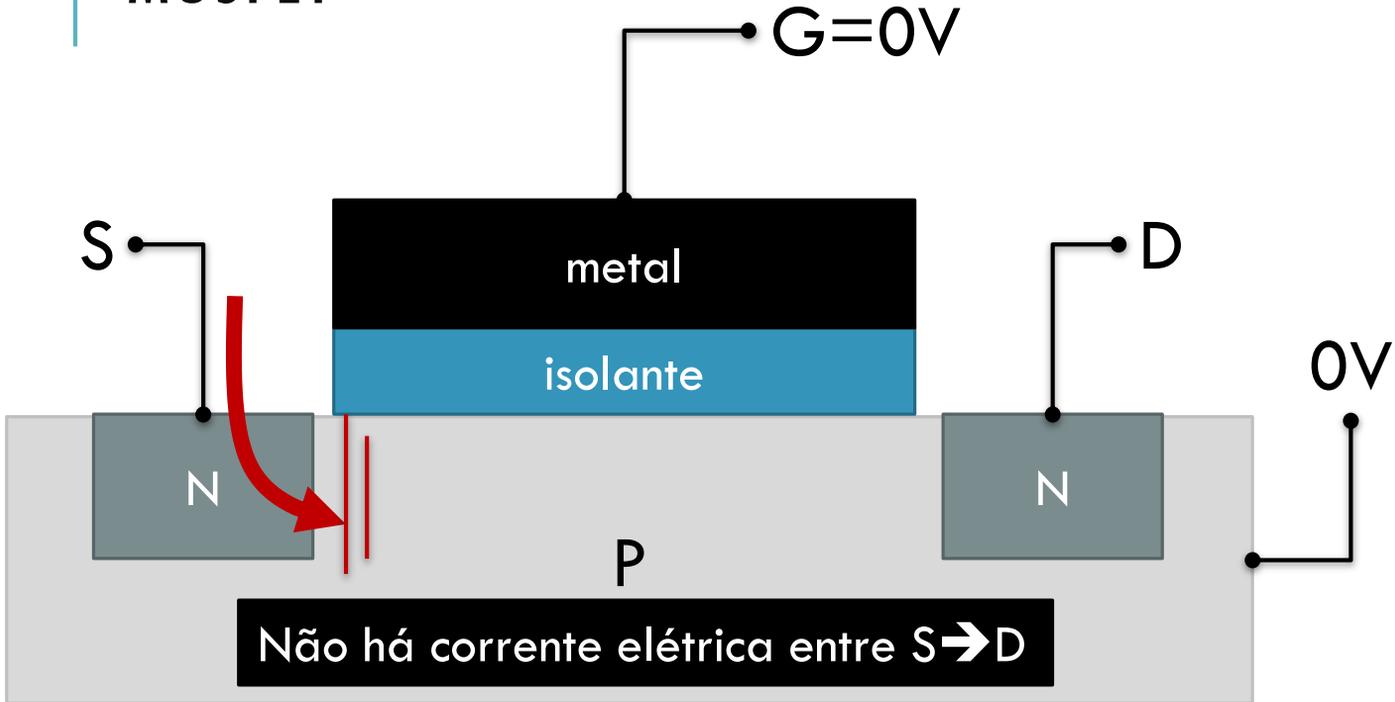
Se o source/drain for de material tipo N, ele é chamado de nMOS

Caso seja feito de material tipo P, ele se chamará pMOS

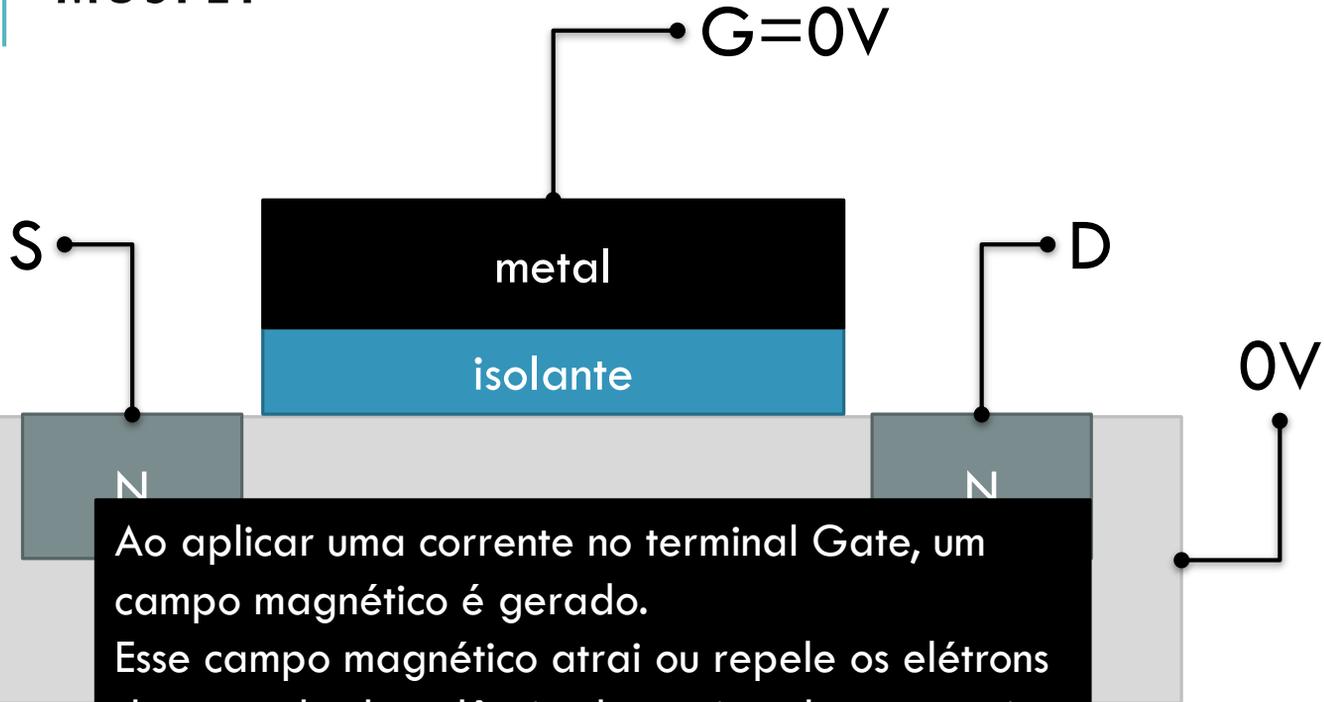
O MOSFET possui quatro terminais: Dreno (Drain), Fonte (Source), Porta (Gate), Substrato (Body)



MOSFET

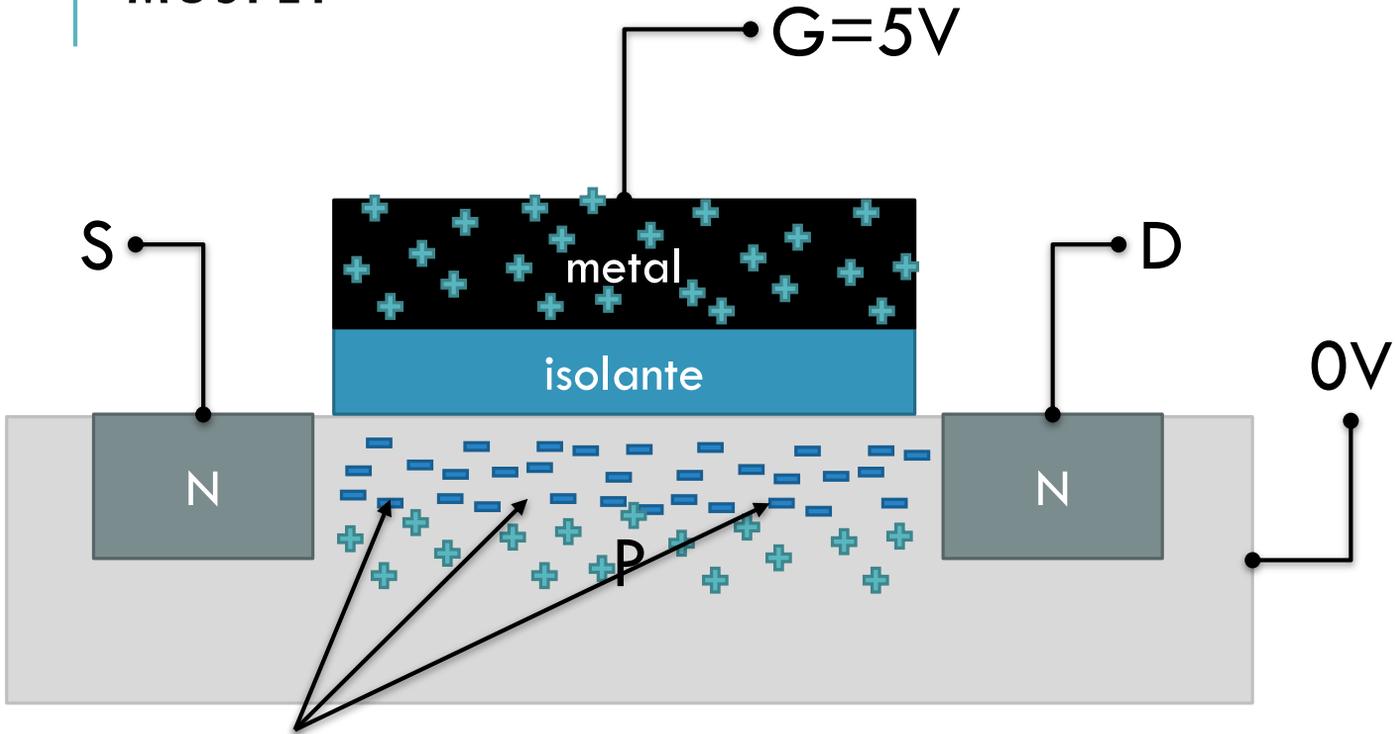


MOSFET



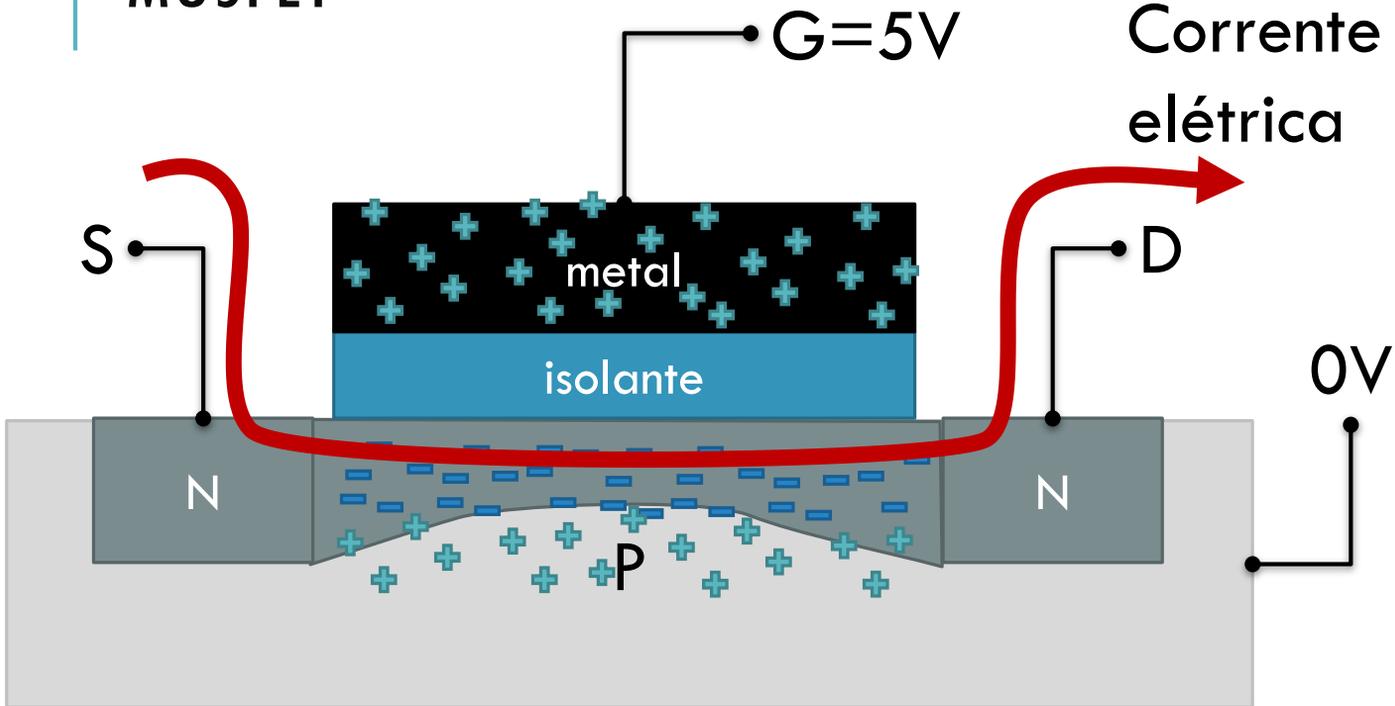
Ao aplicar uma corrente no terminal Gate, um campo magnético é gerado. Esse campo magnético atrai ou repele os elétrons da camada de valência do semiconductor, ou seja, as partículas que carregam carga elétrica na região entre os terminais Source e Drain.

MOSFET



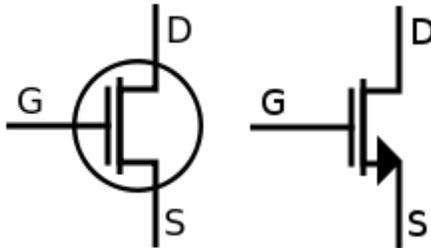
Canal negativo se forma

MOSFET



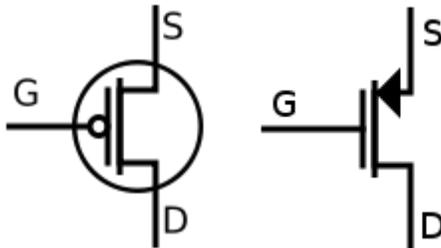
SIMBOLOGIA DE CMOS

nMOS

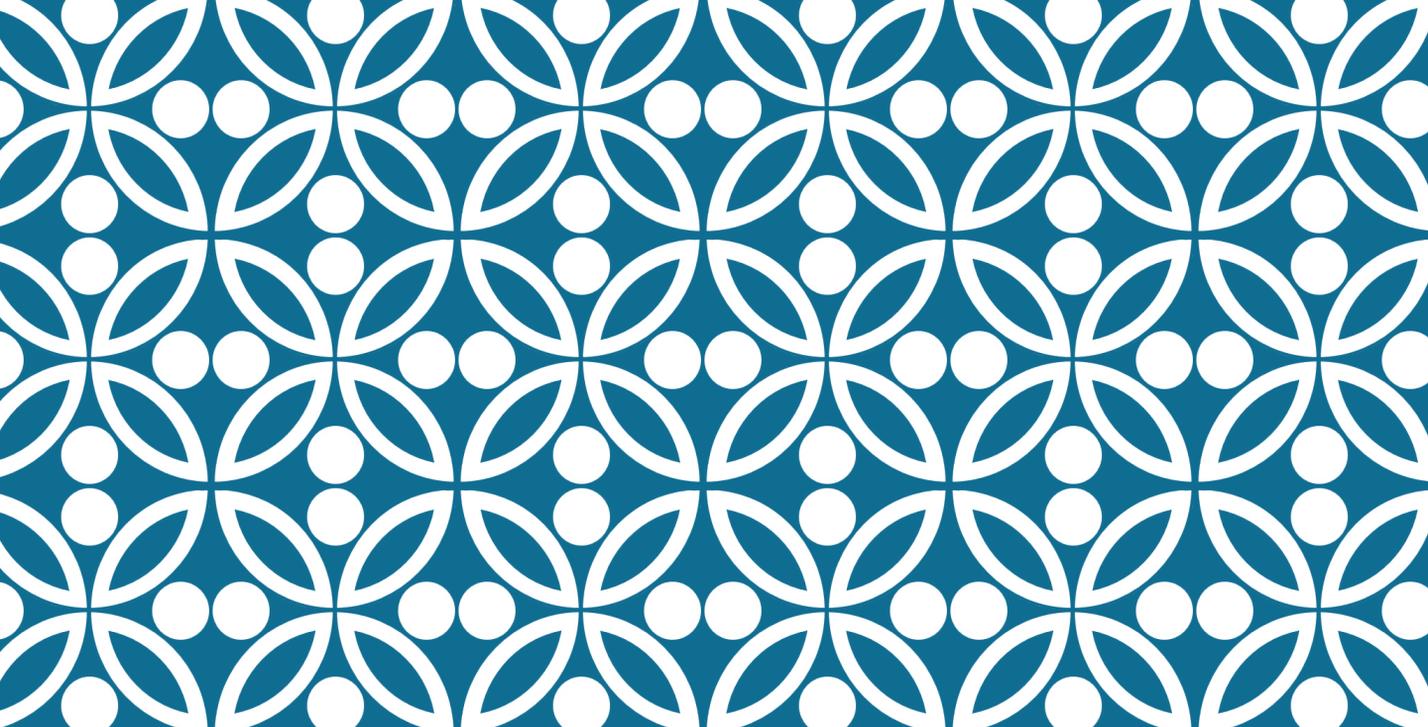


$G=1 \rightarrow S=D$
Chave fechada

pMOS



$G=0 \rightarrow S=D$
Chave fechada



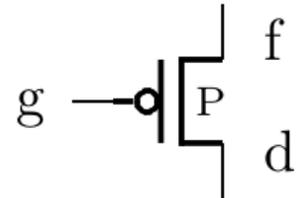
REDES DE ACIONAMENTO CMOS

TRANSISTORES

Estes transistores se comportam como chaves e quando o terminal g (gate) está ligado ao nível lógico adequado

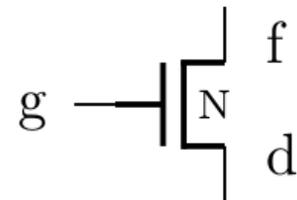
Transistor P

- O círculo no gate do transistor tipo P indica que é o nível lógico 0 que permite o fluxo de corrente entre os terminais fonte e dreno
- Estes transistores transmitem bem sinal de nível 1.



Transistor N

- No transistor tipo N é o nível lógico 1 que permite o fluxo de corrente entre os terminais fonte e dreno.
- Estes transistores transmitem bem sinal de nível 0.



REDES DE ACIONAMENTO

Devido aos estados indefinidos, os circuitos costumam utilizar duas redes, uma que puxa para cima (para 1, *pull-up*) e outra rede que puxa o sinal para baixo (0, *pull-down*).

A **rede pull-up**, vai controlar a ligação ao VDD

- Essa rede é composta apenas por transistores do tipo P.

A **rede pull-down**, irá controlar a ligação com o GND

- Essa rede é composta apenas por transistores do tipo N.

Dessa forma, espera-se garantir que a saída sempre estará em nível lógico 0 ou 1.

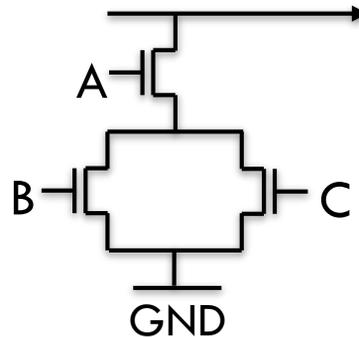
RECEITA PARA GERAR PORTAS CMOS

1. Planeje a rede pull-down que faça o que você quer:

$$\text{Ex. } F = \bar{A} + \bar{B} \cdot \bar{C}$$

$$\text{Pull-down} \rightarrow \bar{F} = A \cdot (B + C)$$

(Determine a combinação de entradas que irá gerar saída **baixa**)



RECEITA PARA GERAR PORTAS CMOS

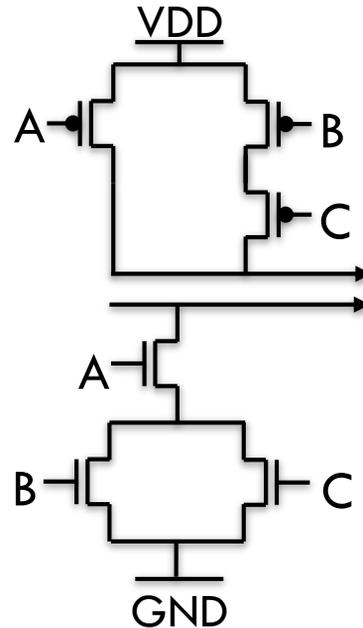
1. Planeje a rede pull-down que faça o que você quer:

$$\text{Ex. } F = \bar{A} + \bar{B} \cdot \bar{C}$$

$$\text{Pull-down} \rightarrow \bar{F} = A \cdot (B + C)$$

(Determine a combinação de entradas que irá gerar saída **baixa**)

2. Caminhe pela hierarquia substituindo nFETs por pFETs, redes em série por redes paralelas, redes paralelas por redes em série..



RECEITA PARA GERAR PORTAS CMOS

1. Planeje a rede pull-down que faça o que você quer:

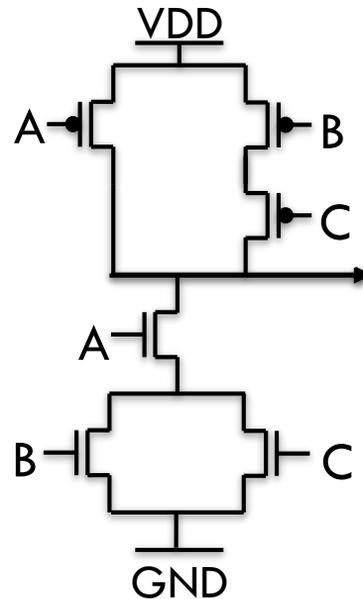
$$\text{Ex. } F = \bar{A} + \bar{B} \cdot \bar{C}$$

$$\text{Pull-down} \rightarrow \bar{F} = A \cdot (B + C)$$

(Determine a combinação de entradas que irá gerar saída **baixa**)

2. Caminhe pela hierarquia substituindo nFETs por pFETs, redes em série por redes paralelas, redes paralelas por redes em série.

3. Combine a rede nFET de pull-down (passo 1) com a rede de pFET de pull-up (passo 2) para formar uma porta CMOS totalmente complementar.



PORTAS CMOS SÃO NATURALMENTE INVERSORAS

Em portas CMOS, subida de entradas ($0 \rightarrow 1$) levam a descida de saídas ($1 \rightarrow 0$)

nFETs vão de OFF para ON

- Caminhos pulldown conectados
- Saída será conectada com o terra (GND)

pFETs vão de ON para OFF

- Caminhos pullup desconectados
- Saída será desconectada do VDD.

Corolário: não é possível construir lógica positiva ($1\ 1 \rightarrow 1$) (ex. AND) com portas CMOS.

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

CONVERTENDO LÓGICA PARA CMOS

Os elementos básicos da lógica CMOS são as portas NOT, NAND, NOR

Cada porta AND e OR que queremos usar devem ser convertidas nas três básicas de CMOS

Duas propriedades da álgebra booleana são muito importantes aqui:

Involução:

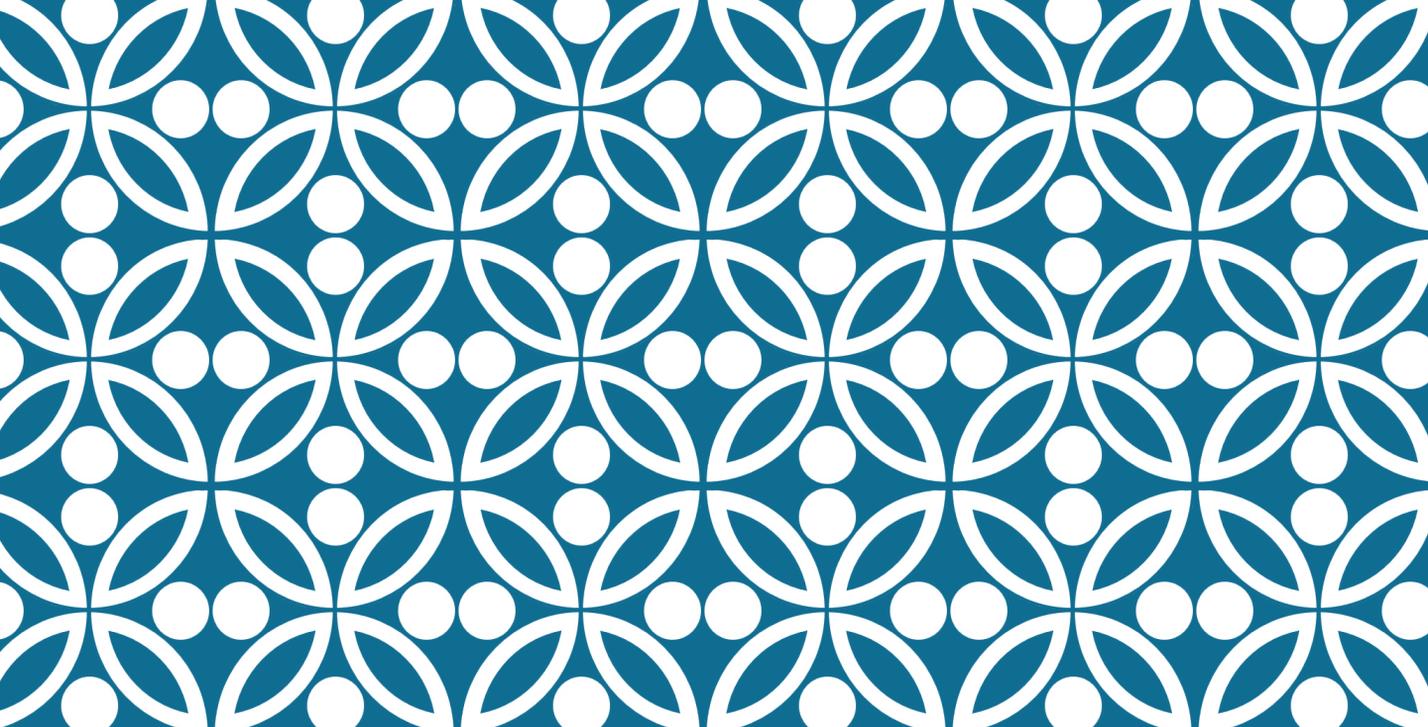
$$\overline{\overline{X}} = X$$

Lei De Morgan:

$$\overline{(X + Y)} = \overline{X} \cdot \overline{Y}$$

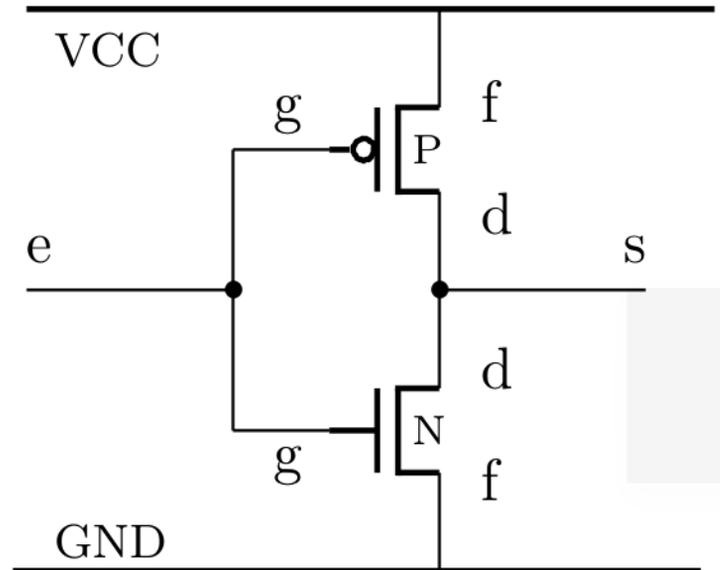
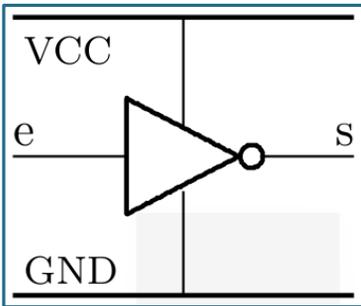
$$\overline{(X \cdot Y)} = \overline{X} + \overline{Y}$$

Ex.
 $F = A + BC$



PORTAS CMOS

INVERSORES CMOS



CUSTO DE UM CMOS

Custo para um processo (antigo) 45nm.

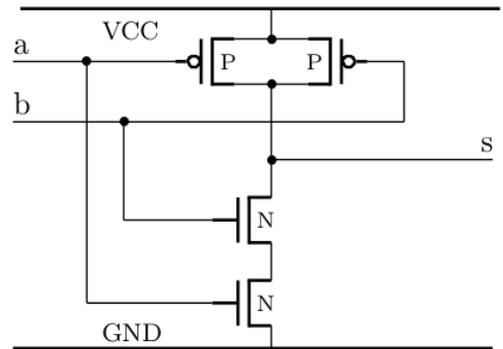
\$3500 por cada waffer 300mm

300mm de um waffer circular = $.07m^2$

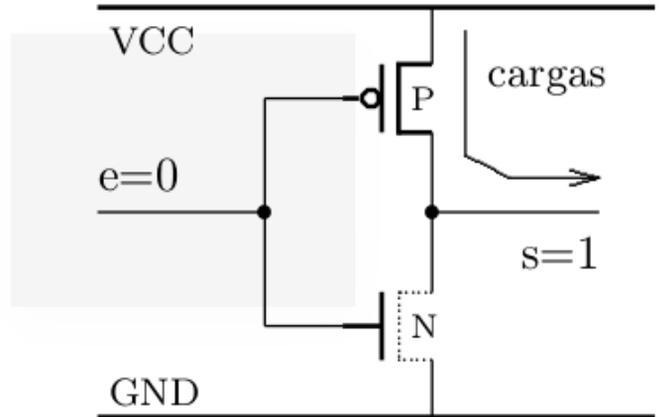
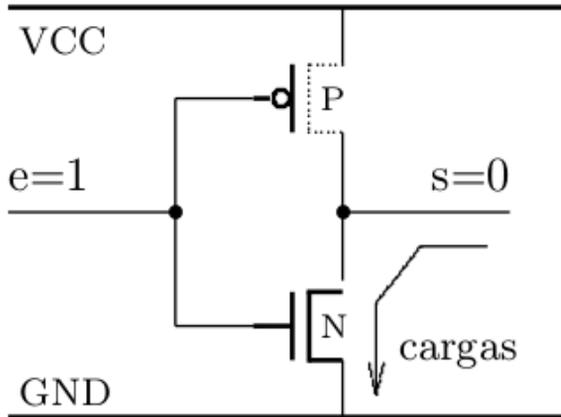
100 bilhões de FETs

$2.6e^{10}$ Portas NAND/waffer

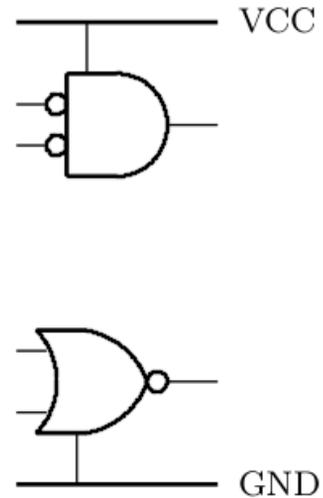
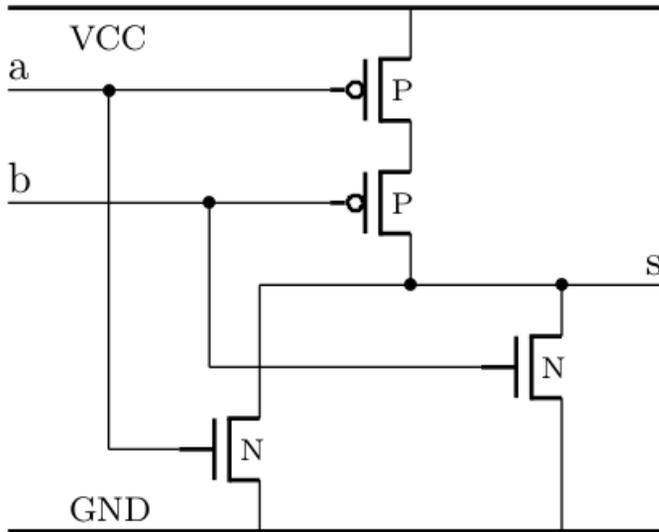
Custo marginal de uma porta NAND: $132n\$$



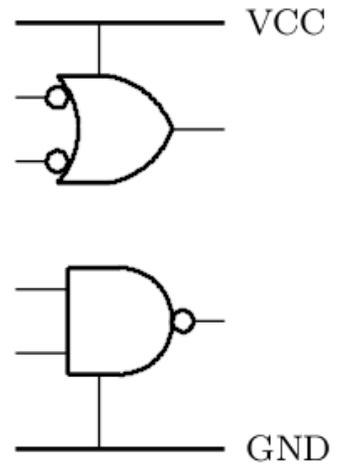
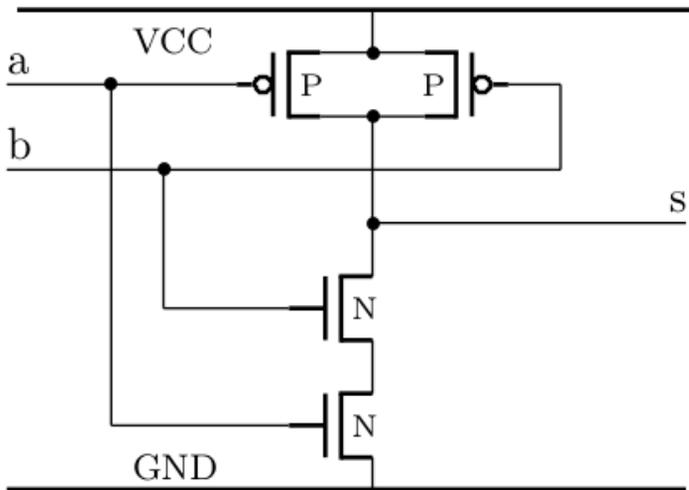
INVERSORES CMOS



NOR EM CMOS

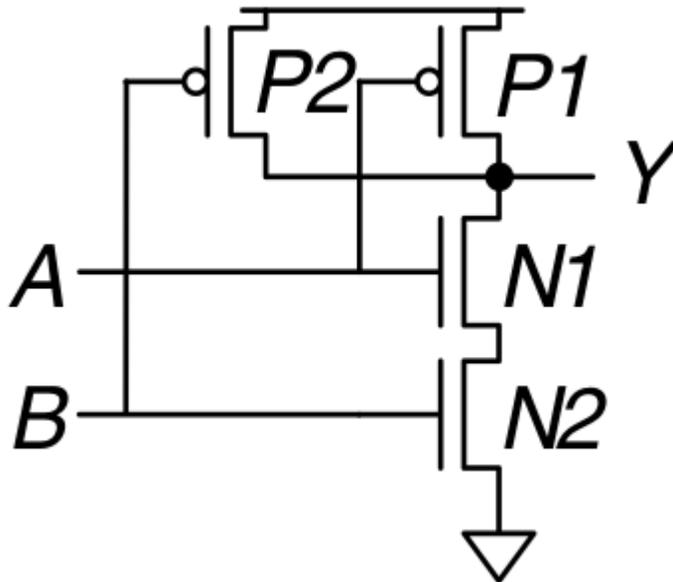


NAND EM CMOS

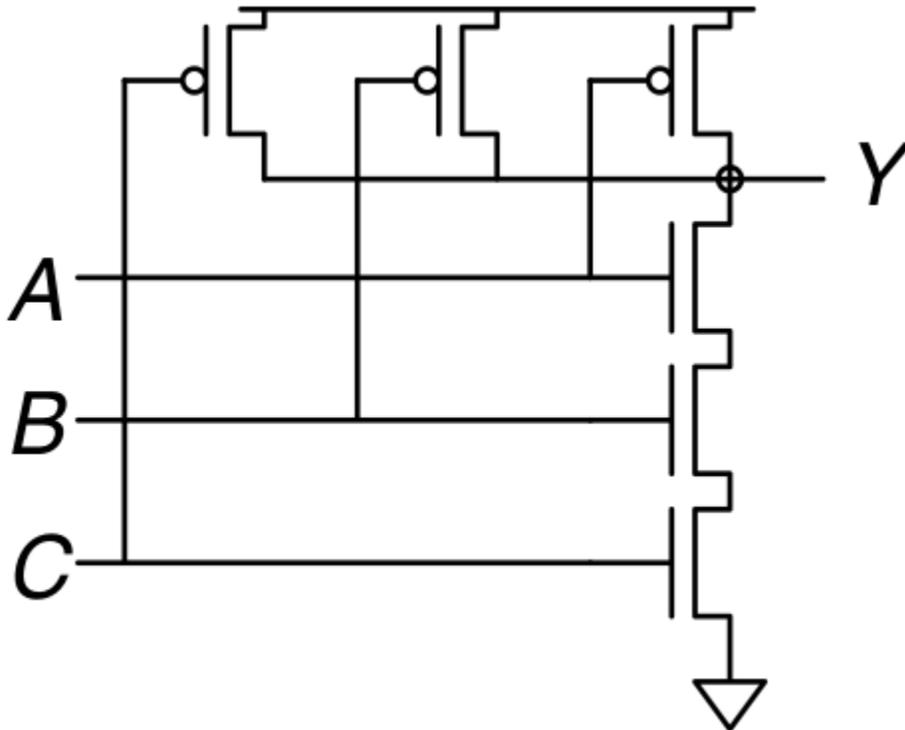


NAND DE 3 ENTRADAS EM CMOS

Como fazer uma NAND de 3 entradas invés de 2 apenas?



NAND DE 3 ENTRADAS EM CMOS



REDES DE ACIONAMENTO

- que acontece se as **duas redes** estão **ligadas**?

- que acontece se as **duas redes** estão **deligadas**?

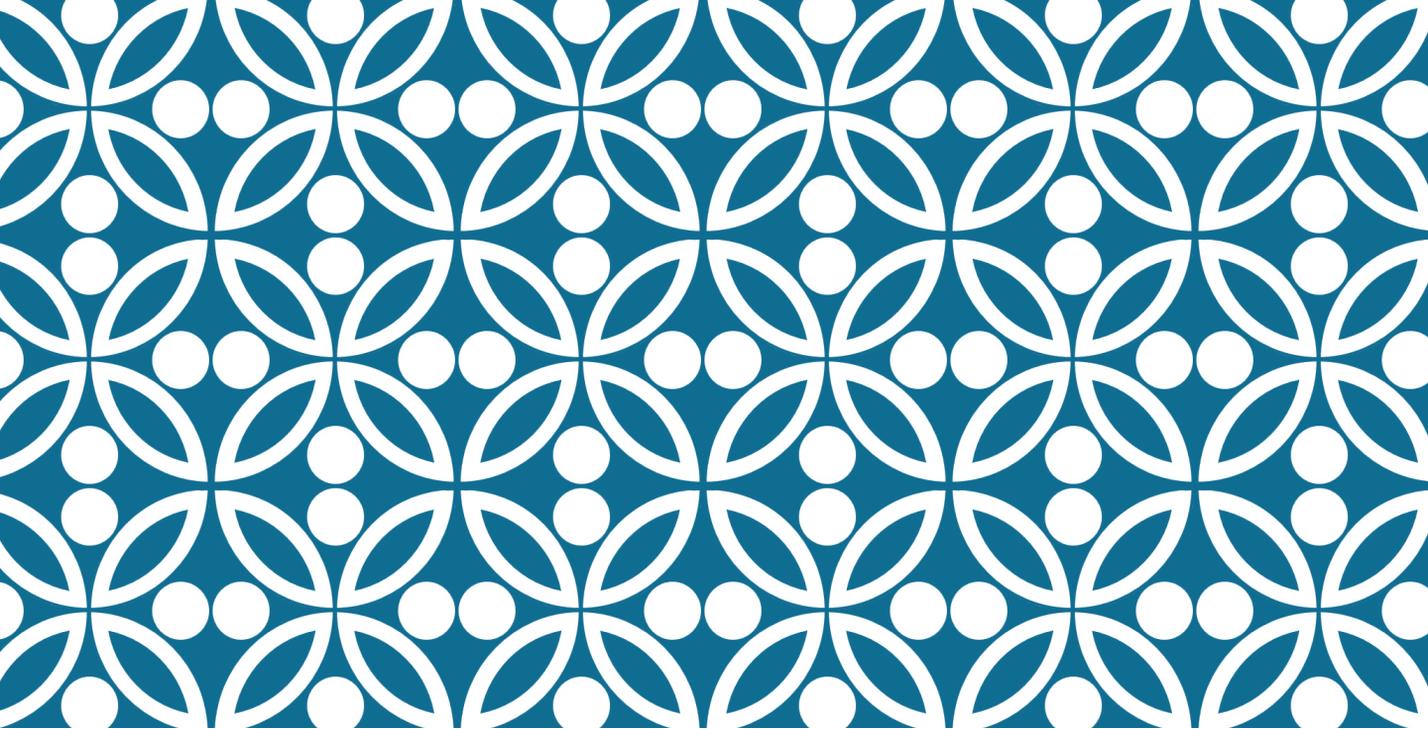
REDES DE ACIONAMENTO

○ que acontece se as **duas redes** estão **ligadas**?



○ que acontece se as **duas redes** estão **deligadas**?





THREE STATE

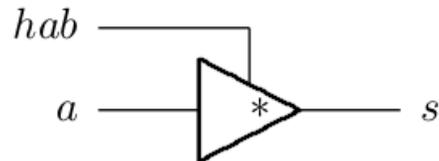
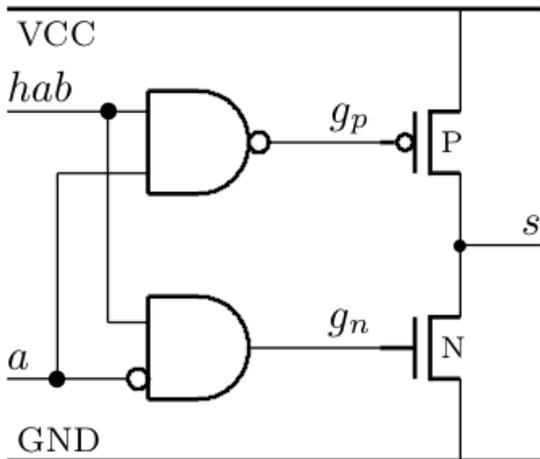
TERCEIRO ESTADO

Podemos projetar circuitos com um terceiro estado, diferente dos estados 0 e 1.

No **terceiro estado (Z)** a saída do circuito fica desligada dos resto do circuito.

Circuitos com três estados são chamados de three-state (tri-state)

Diz-se que um sinal ligado a uma saída three-state está flutuando se não há um circuito que puxe o nível lógico neste sinal para 0 ou 1

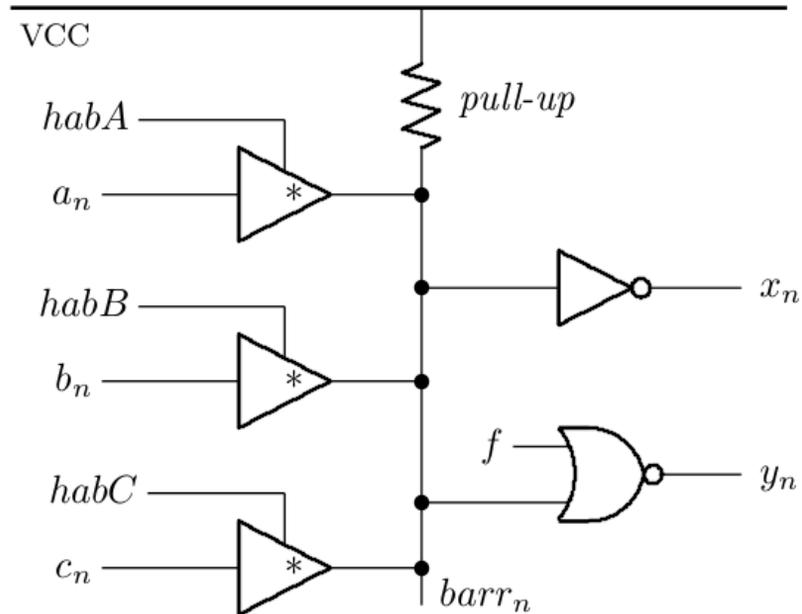


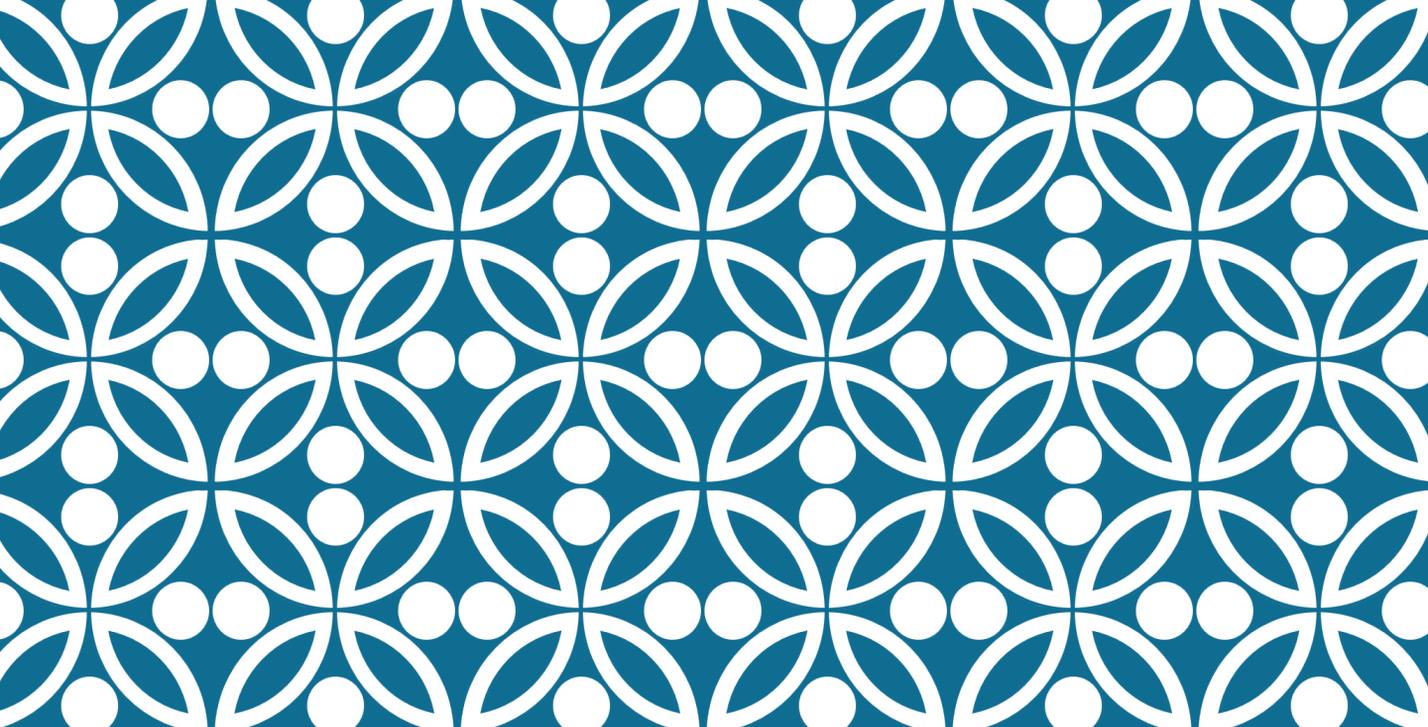
<i>hab</i>	<i>a</i>	<i>g_p</i>	<i>g_n</i>	P	N	<i>s</i>
0	X	1	0	aberto	aberto	desligado
1	0	1	1	aberto	conduz	0
1	1	0	0	conduz	aberto	1

LIGAÇÃO DE SAÍDAS THREE-STATE

Circuitos three-state são usadas para a ligação de várias saídas a um mesmo fio, formando um barramento

Como
fazer um
mux com
buffer
tri-state?





PORTAS DE TRANSMISSÃO

PORTAS DE TRANSMISSÃO

Transistor P

- Estes transistores transmitem bem sinal de nível 1.

Transistor N

- Estes transistores transmitem bem sinal de nível 0.

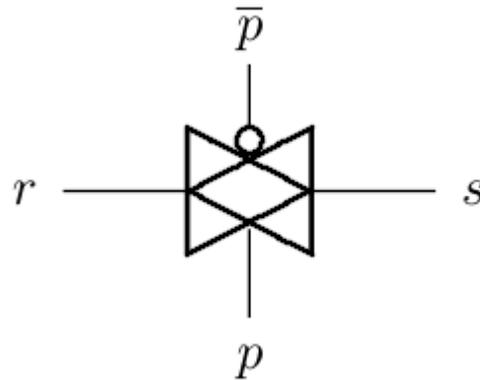
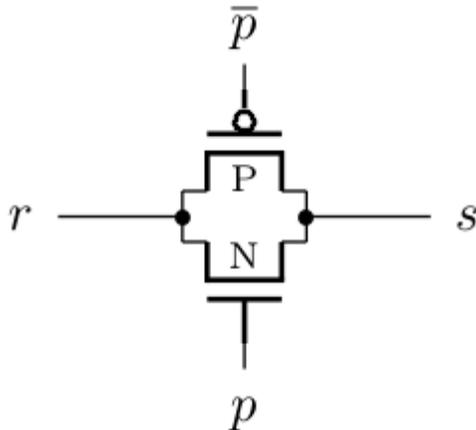
Considerando que podemos querer transmitir um sinal dependendo apenas de uma chave, como fazer uma porta de transmissão?

Adequado
para
transmitir
 $R \rightarrow S$
 $S \rightarrow R$

PORTAS DE TRANSMISSÃO

Para fazer uma porta de transmissão, devemos usar 2 transistores

1 tipo P e 1 tipo N, e também sinais adequados



MULTIPLEXADOR COM PORTAS DE TRANSMISSÃO

