

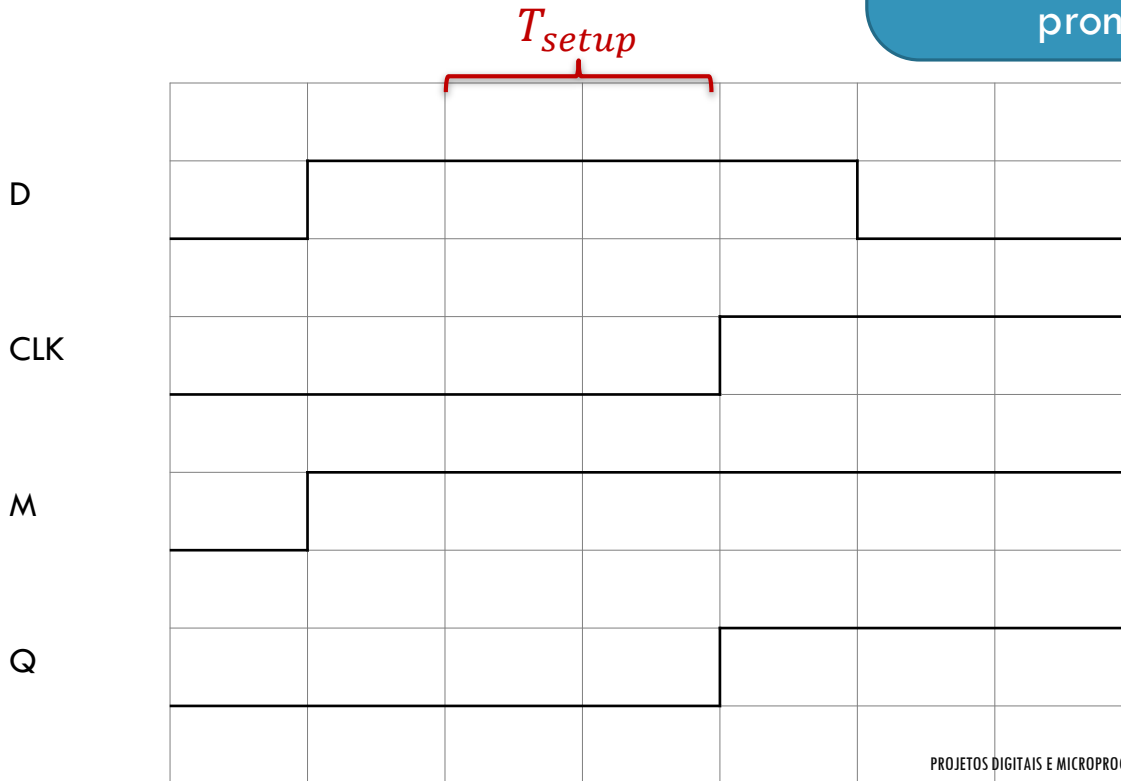


PROJETOS DIGITAIS E MICROPROCESSADORES REGISTRADORES

Marco A. Zanata Alves

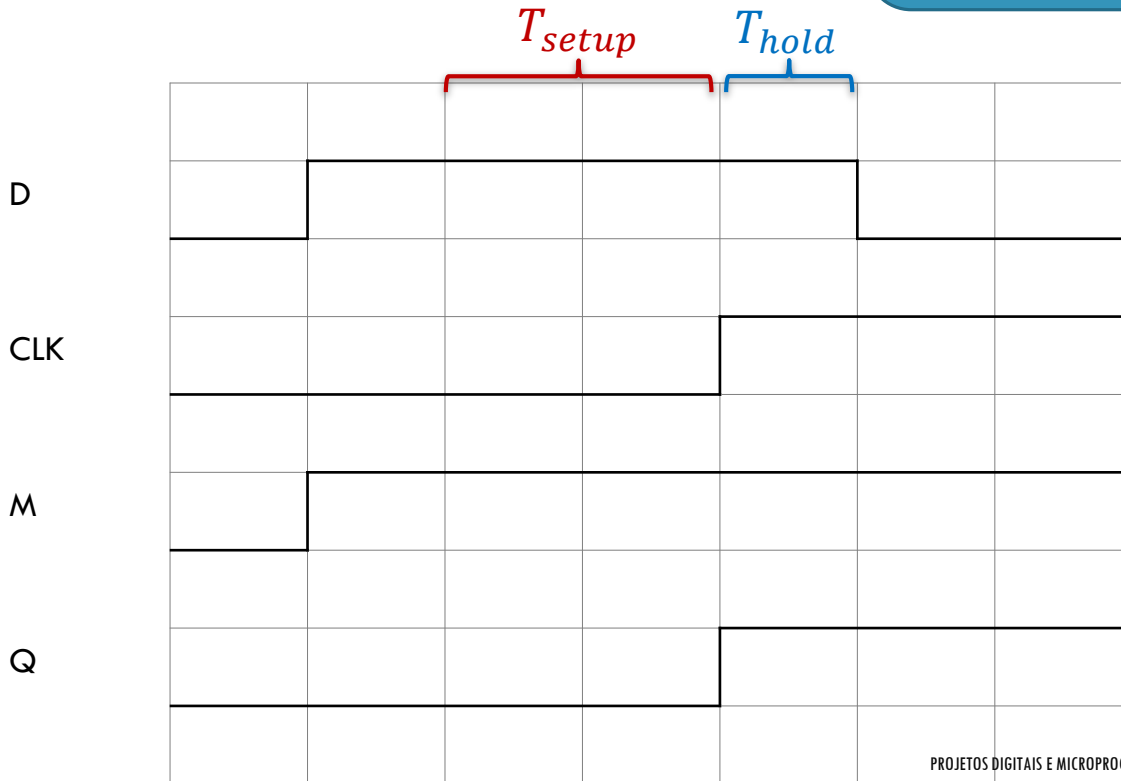
TEMPO DE SETUP E HOLD

Quanto tempo antes da borda do relógio as entradas devem estar com seus valores prontos?



TEMPO DE SETUP E HOLD

Quanto após a
borda do relógio as
entradas podem
mudar seus valores?



ATRASOS

Circuitos Combinacionais

T_{PC} Tempo de propagação do circuito combinacional

T_{CC} Tempo de contaminação do circuito combinacional

ATRASOS

Circuitos Combinacionais

T_{PC} Tempo de propagação do circuito combinacional

T_{CC} Tempo de contaminação do circuito combinacional

Circuitos Sequenciais

T_{PS} Tempo de propagação (**programação**) do circuito sequencial (registrador)

T_{CS} Tempo de **contaminação** do circuito sequencial (registrador)

T_{Setup} Trata-se do intervalo imediatamente **antes da borda onde a entrada não pode variar**

T_{Hold} Trata-se do intervalo imediatamente **após a borda onde a entrada não pode variar**

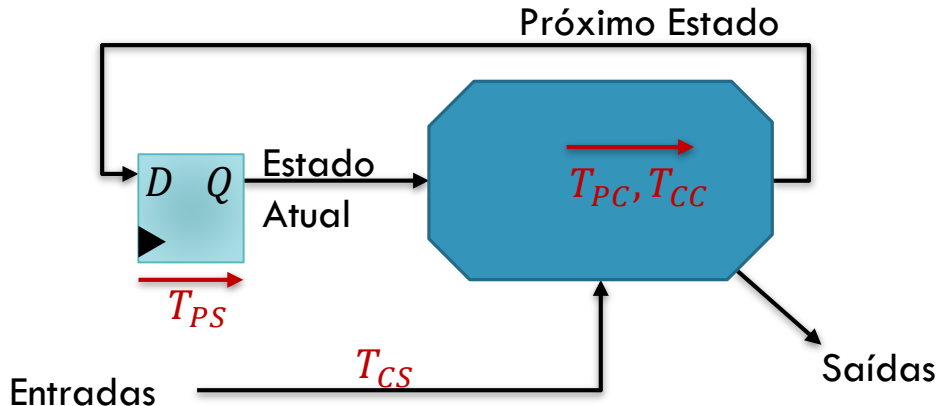
CIRCUITOS SEQUENCIAIS SÍNCRONOS

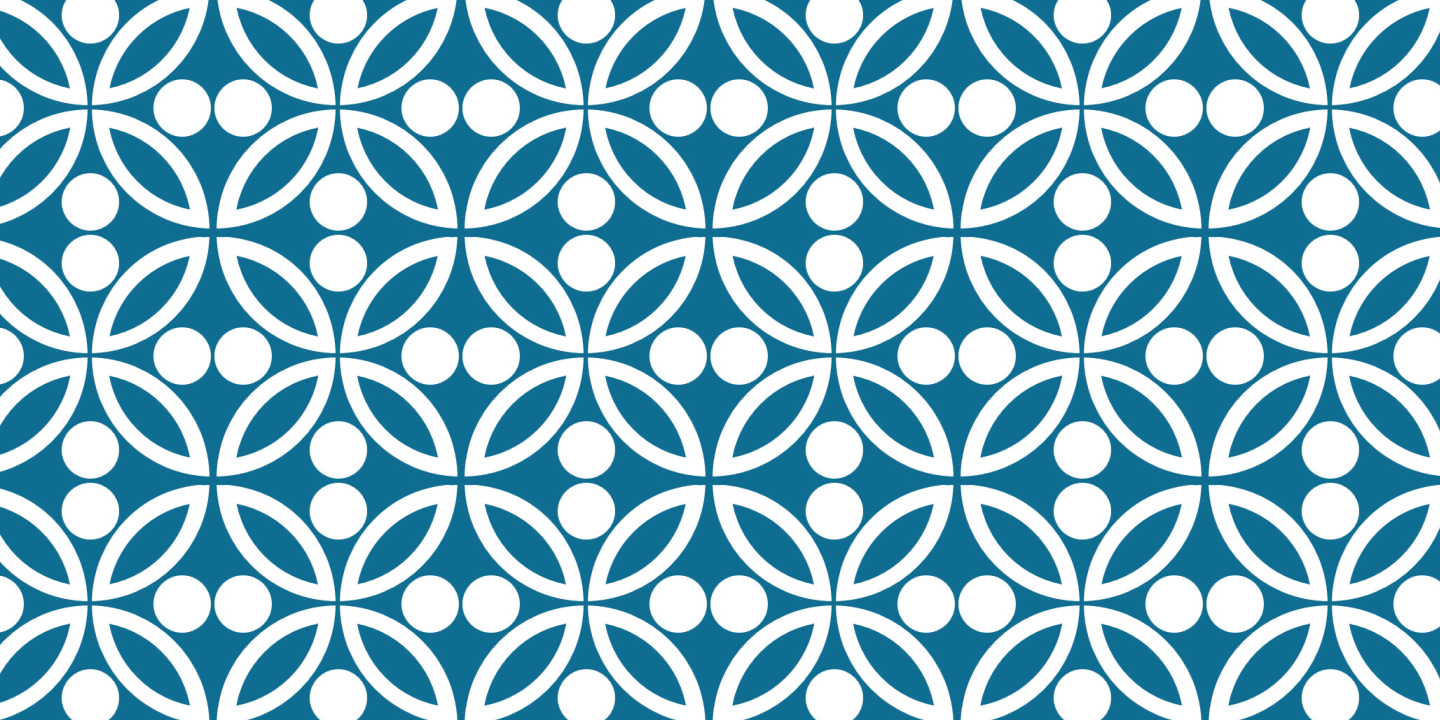
$$T_{Clock} > T_{PS} + T_{PC} + T_{Setup}$$
$$T_{CS} + T_{CC} \geq T_{Hold} \Rightarrow \text{Evitar ciclo}$$

As entradas (externas) devem respeitar os tempo de Setup e Hold

$$T_{Setup} \text{Entrada} \geq T_{PS} + T_{Setup}$$

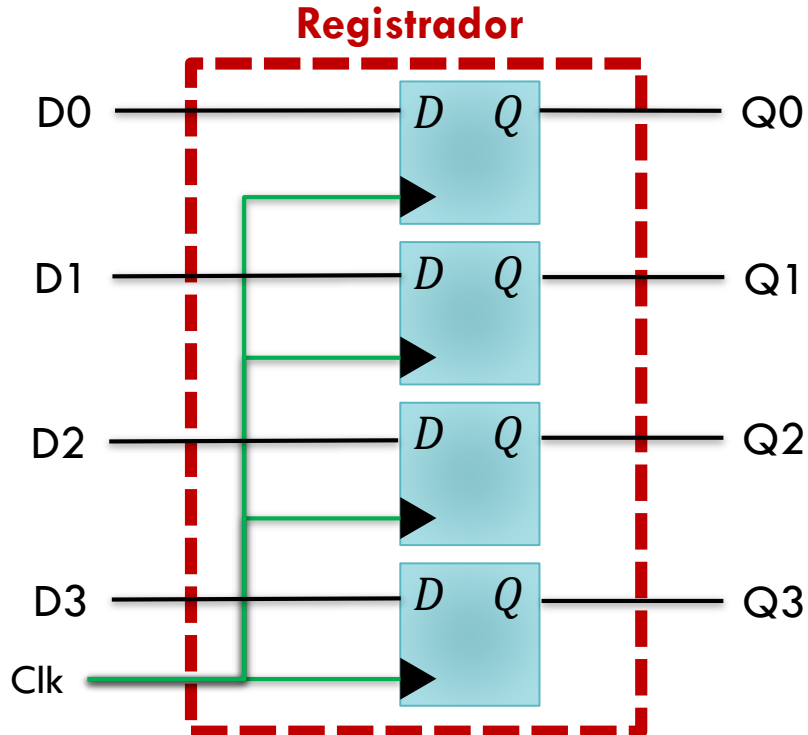
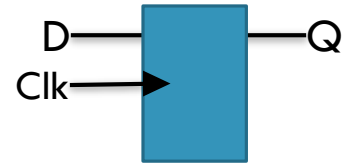
$$T_{Hold} \text{Entrada} \geq T_{Hold} - T_{CC}$$



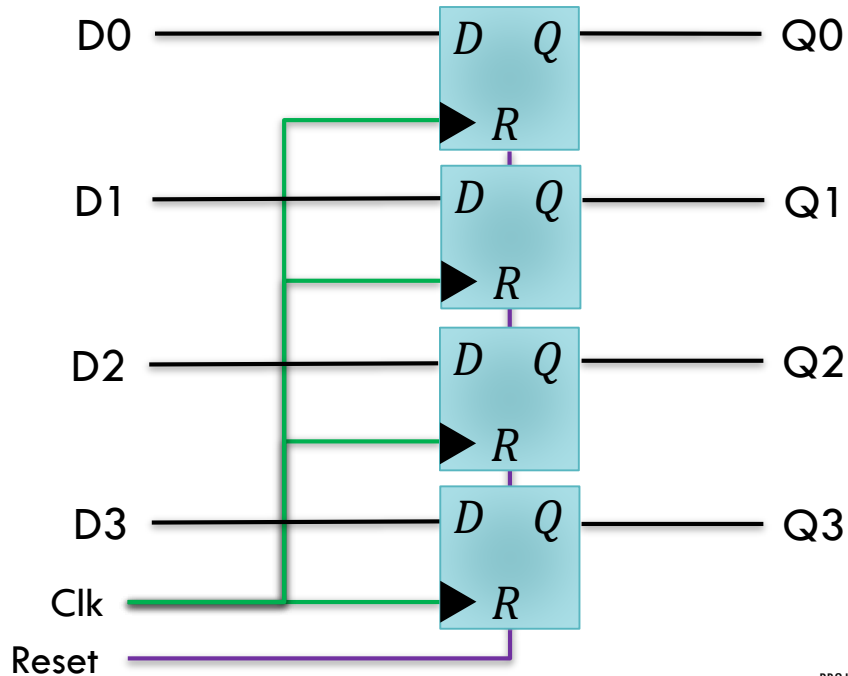
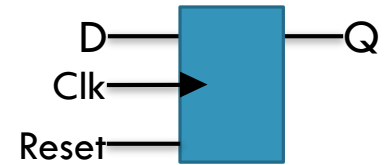


REGISTRADORES

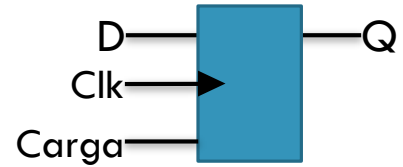
REGISTRADOR DE 4 BITS



REGISTRADOR DE 4 BITS COM RESET

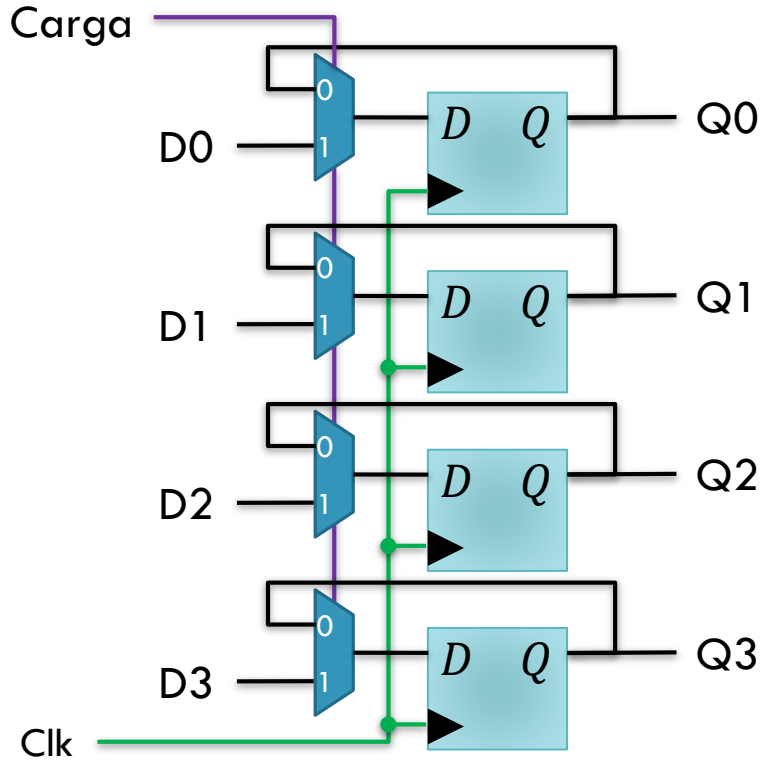
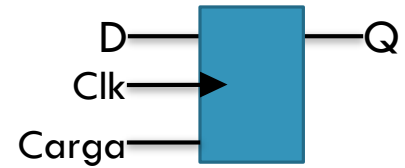


REGISTRADOR DE 4 BITS COM CARGA PARALELA



Carrega um
valor novo
ou mantém
o anterior

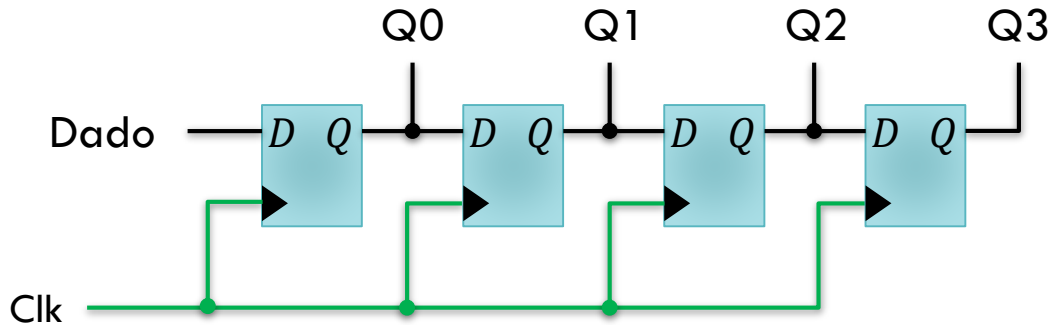
REGISTRADOR DE 4 BITS COM CARGA PARALELA



Carrega um
valor novo
ou mantém
o anterior

REGISTRADOR DE DESLOCAMENTO 4 BITS SÉRIE-PARALELO

Carrega em série
Descarrega em paralelo

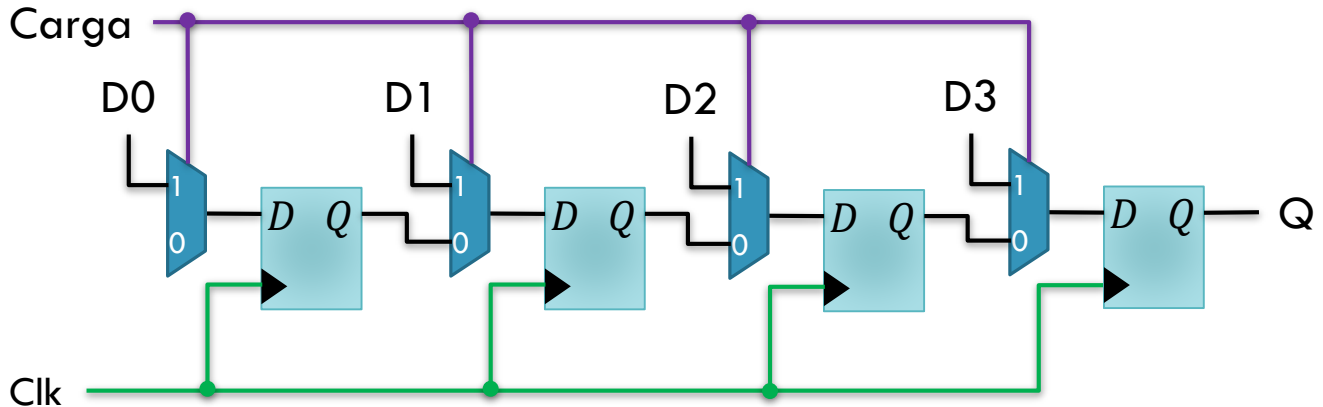


REGISTRADOR DE DESLOCAMENTO 4 BITS PARALELO-SÉRIE

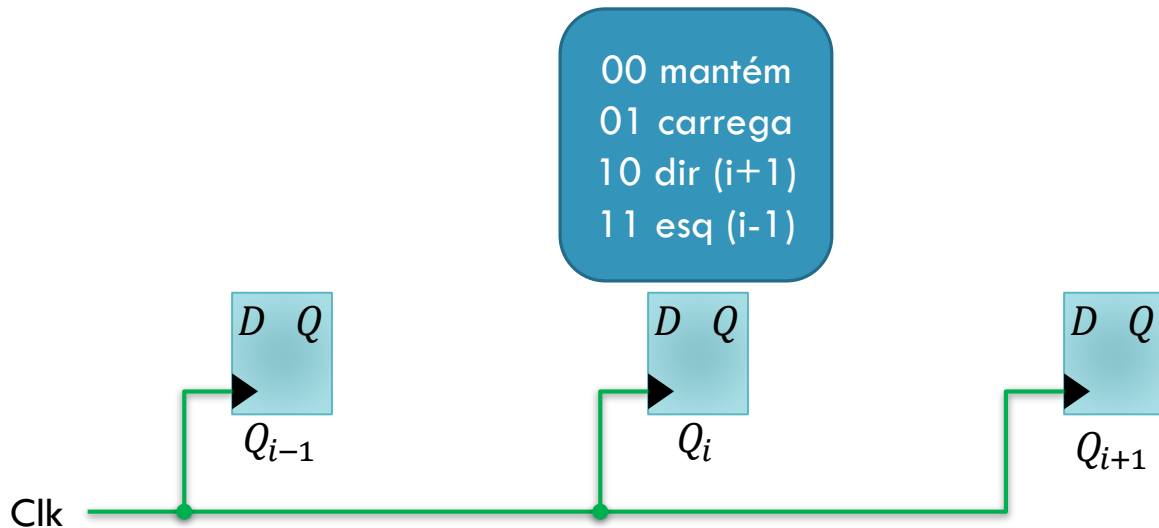
Carrega em paralelo
Descarrega em série
com seletor de carga

REGISTRADOR DE DESLOCAMENTO 4 BITS PARALELO-SÉRIE

Carrega em paralelo
Descarrega em série
com seletor de carga

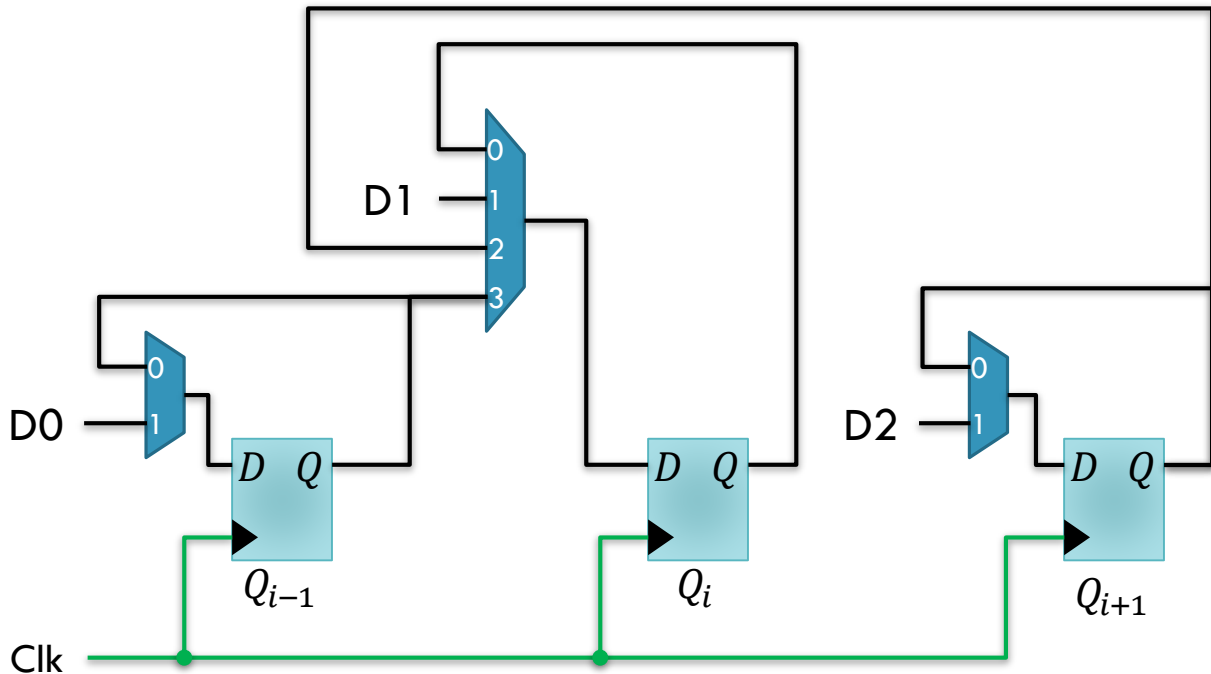


REGISTRADOR DE DESLOCAMENTO ESQUERDA-DIREITA

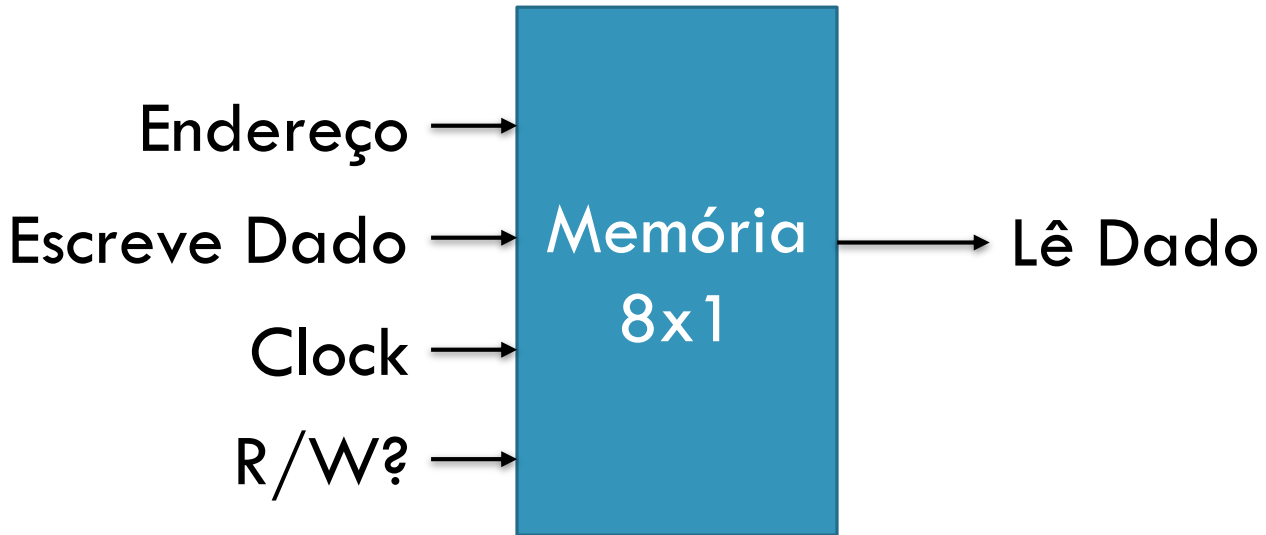


REGISTRADOR DE DESLOCAMENTO ESQUERDA-DIREITA

00 mantém
01 carrega
10 dir ($i+1$)
11 esq ($i-1$)

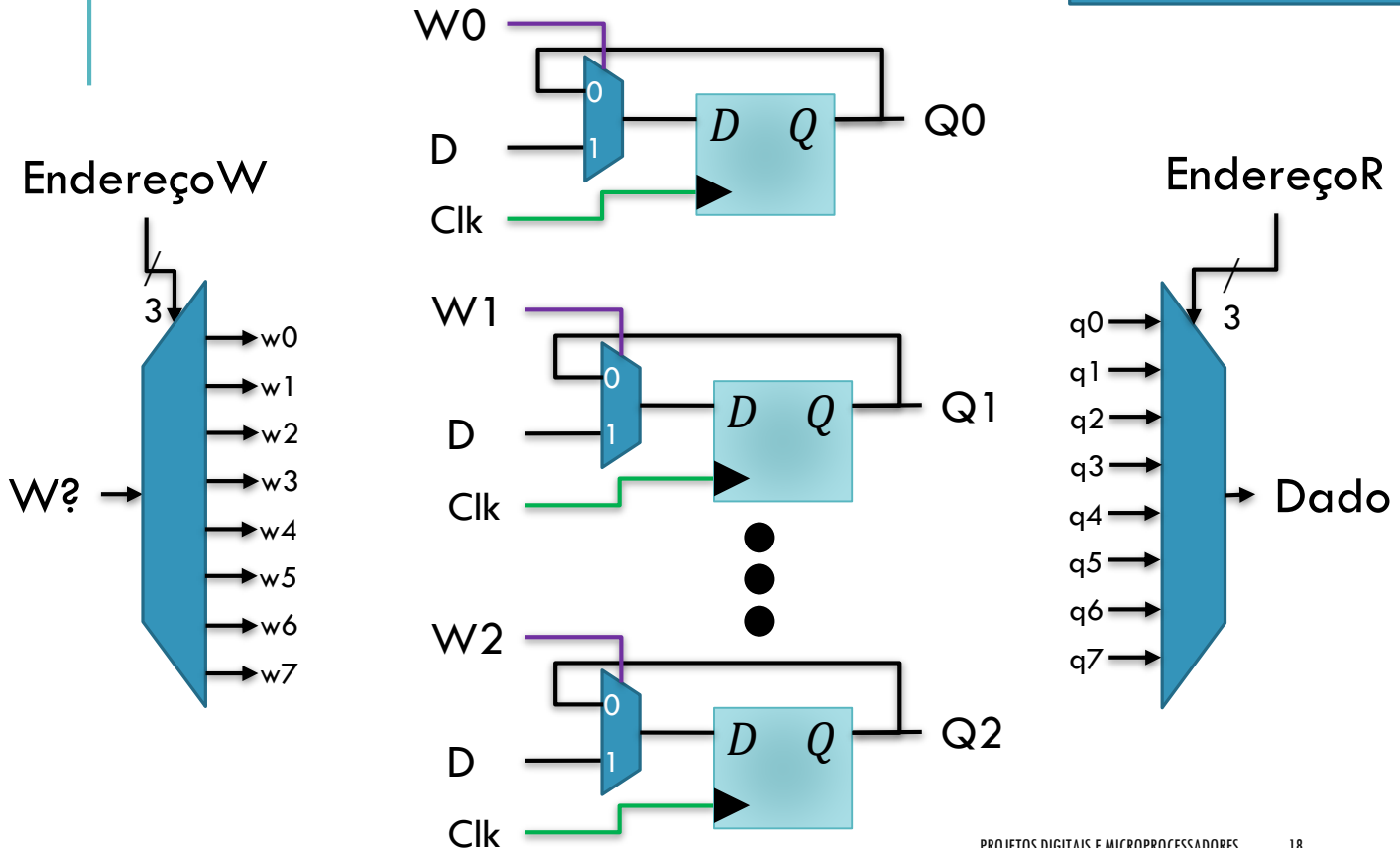


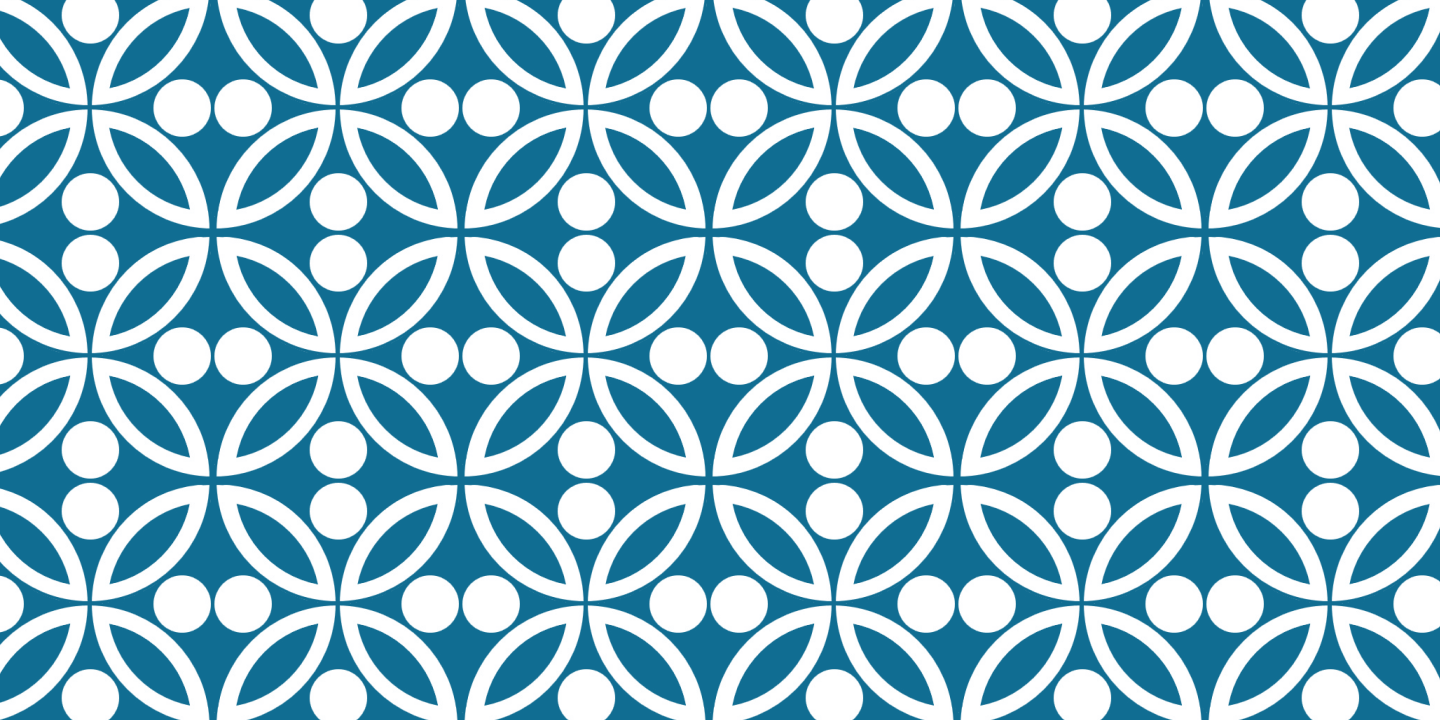
MEMÓRIA 8X1 (8 LINHAS, 1 COLUNA)



MEMÓRIA 8X1 (8 LINHAS, 1 COLUNA)

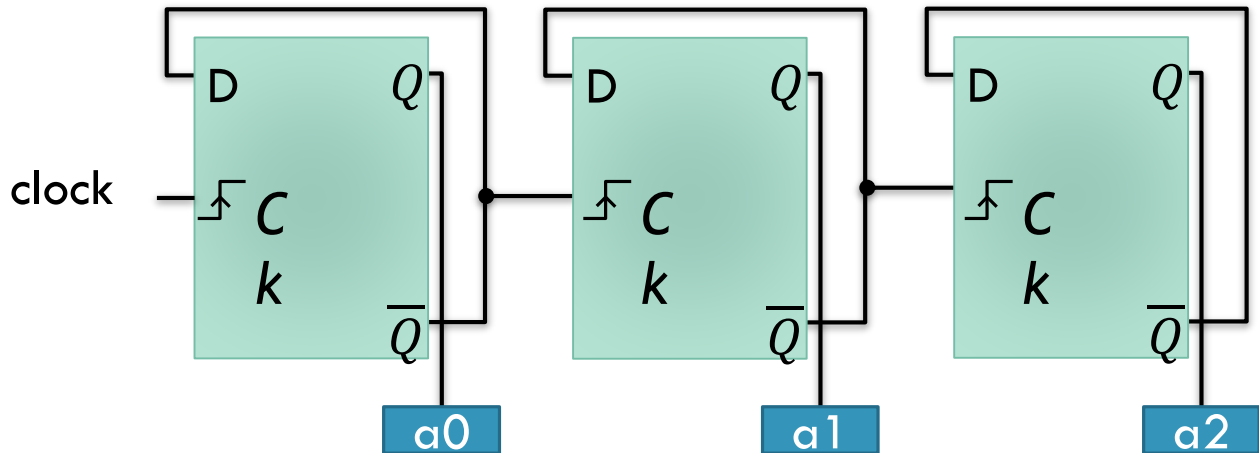
Entrada → D
Relógio → Clk





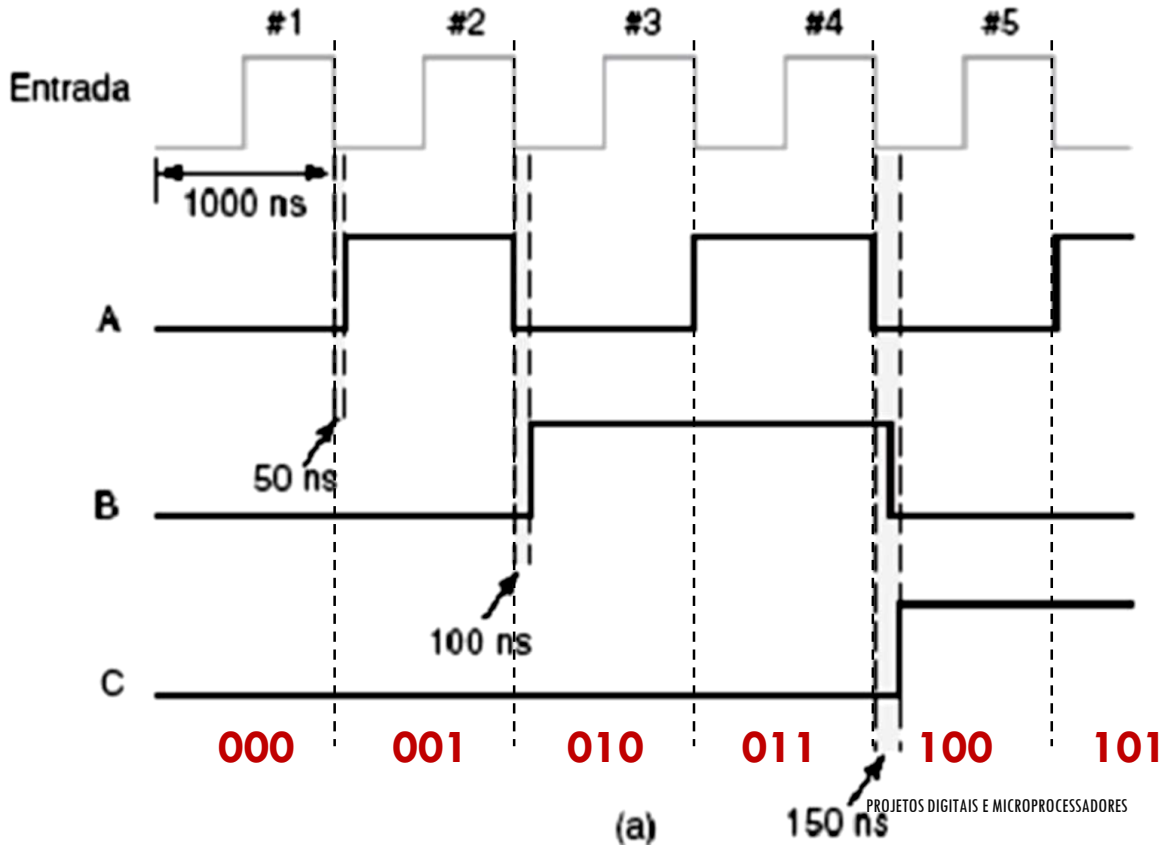
CONTADORES

CONTADOR ASSINCRONO



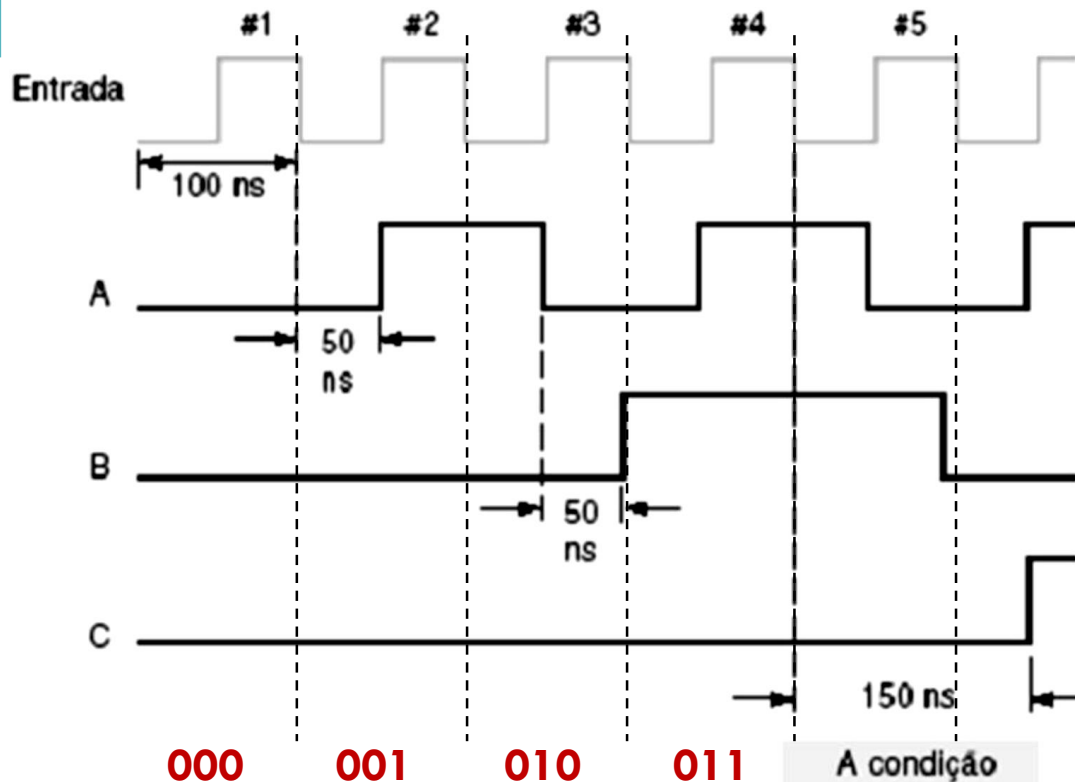
ATRASO DE CONTADORES ASSINCRONOS

$$t_{clock} = 1000ns$$



ATRASO DE CONTADORES ASSINCRONOS

$$t_{clock} = 100ns$$



A condição
100 não
ocorre



ATRASO DE CONTADORES ASSINCRONOS

Para $t_p = 0.096 \text{ ns}$ (0.24 ps por gate)

4 FFs $f_{\max} = 1 \text{ s} / (4 * 0.096 \text{ ns}) = 2,6 \text{ GHz}$

6 FFs $f_{\max} = 1 \text{ s} / (6 * 0.096 \text{ ns}) = 1,7 \text{ GHz}$

Quanto maior o número de FFs, menor deve ser a frequência de operação máxima do contador assíncrono.

Sem considerar
o atraso da
lógica que irá
usar o
resultado!



PROJETO DE CONTADOR SÍNCRONO COM FF-D

Estado Atual					Próximo Estado			
Q3	Q2	Q1	Q0	#	Q'3	Q'2	Q'1	Q'0
0	0	0	0	1	0	0	0	1
0	0	0	1	2	0	0	1	0
0	0	1	0	3	0	0	1	1
0	0	1	1	4	0	1	0	0
0	1	0	0	5	0	1	0	1
0	1	0	1	6	0	1	1	0
0	1	1	0	7	0	1	1	1
0	1	1	1	8	1	0	0	0
1	0	0	0	9	1	0	0	1
1	0	0	1	10	1	0	1	0
1	0	1	0	11	1	0	1	1
1	0	1	1	12	1	1	0	0
1	1	0	0	13	1	1	0	1
1	1	0	1	14	1	1	1	0
1	1	1	0	15	1	1	1	1
1	1	1	1	0	0	0	0	0

PROJETO DE CONTADOR SÍNCRONO COM FF-D

Estado Atual					Próximo Estado			
Q3	Q2	Q1	Q0	#	Q'3	Q'2	Q'1	Q'0
0	0	0	0	1	0	0	0	1
0	0	0	1	2	0	0	1	0
0	0	1	0	3	0	0	1	1
0	0	1	1	4	0	1	0	0
0	1	0	0	5	0	1	0	1
0	1	0	1	6	0	1	1	0
0	1	1	0	7	0	1	1	1
0	1	1	1	8	1	0	0	0
1	0	0	0	9	1	0	0	1
1	0	0	1	10	1	0	1	0
1	0	1	0	11	1	0	1	1
1	0	1	1	12	1	1	0	0
1	1	0	0	13	1	1	0	1
1	1	0	1	14	1	1	1	0
1	1	1	0	15	1	1	1	1
1	1	1	1	0	0	0	0	0

Q'0		Q1 Q0			
		00	01	11	10
Q3 Q2	00	1			1
	01	1			1
	11	1			1
	10	1			1

Q'1		Q1 Q0			
		00	01	11	10
Q3 Q2	00		1		1
	01		1		1
	11		1		1
	10		1		1

PROJETO DE CONTADOR SÍNCRONO COM FF-D

Estado Atual					Próximo Estado			
Q3	Q2	Q1	Q0	#	Q'3	Q'2	Q'1	Q'0
0	0	0	0	1	0	0	0	1
0	0	0	1	2	0	0	1	0
0	0	1	0	3	0	0	1	1
0	0	1	1	4	0	1	0	0
0	1	0	0	5	0	1	0	1
0	1	0	1	6	0	1	1	0
0	1	1	0	7	0	1	1	1
0	1	1	1	8	1	0	0	0
1	0	0	0	9	1	0	0	1
1	0	0	1	10	1	0	1	0
1	0	1	0	11	1	0	1	1
1	0	1	1	12	1	1	0	0
1	1	0	0	13	1	1	0	1
1	1	0	1	14	1	1	1	0
1	1	1	0	15	1	1	1	1
1	1	1	1	0	0	0	0	0

Q'2		Q1 Q0			
		00	01	11	10
Q3 Q2	00			1	
	01	1	1		1
	11	1	1		1
	10			1	

Q'3		Q1 Q0			
		00	01	11	10
Q3 Q2	00				
	01			1	
	11	1	1		1
	10	1	1	1	1

PROJETO DE CONTADOR COM FF-D

$$Q'_0 = \overline{Q_0}$$

$$Q'_1 = Q_1 \oplus Q_0$$

$$Q'_2 = Q_2 \overline{Q_1} + Q_2 \overline{Q_0} + \overline{Q_2} Q_1 Q_0$$

$$Q'_3 = Q_3 \overline{Q_2} + Q_3 \overline{Q_1} + Q_3 \overline{Q_0} + \overline{Q_3} Q_2 Q_1 Q_0$$



PODEMOS FAZER MELHOR?

PODEMOS FAZER MELHOR?

