

CIRCUITOS LÓGICOS

MAPA DE KARNAUGH

Marco A. Zanata Alves
Luis Allan Künzle

SIMPLIFICAÇÃO DE LÓGICAS

Teorema: Toda função lógica pode ser escrita como disjunção de **mintermos** (também chamada “soma de produtos” – SOP).

Portanto, toda função lógica possui uma expressão que a define.

A forma de soma de produtos é uma forma padrão de representação de expressões booleanas. Outra forma padrão é o **produto de somas (maxtermos)**.

REGRAS BÁSICAS DA ÁLGEBRA BOOLEANA

	Propriedade	OU	E
P1	Identidade	$X + 1 = 1$	$X \cdot 0 = 0$
P2	Elemento Neutro	$X + 0 = X$	$X \cdot 1 = X$
P3	Idempotência	$X + X = X$	$X \cdot X = X$
P4	Involução	$\overline{\overline{X}} = X$	$\overline{\overline{X}} = X$
P5	Complemento	$X + \overline{X} = 1$	$X \cdot \overline{X} = 0$
P6	Comutatividade	$X + Y = Y + X$	$X \cdot Y = Y \cdot X$
P7	Associatividade	$(X + Y) + Z = X + (Y + Z)$	$(X \cdot Y) \cdot Z = X \cdot (Y \cdot Z)$
P8	Distributividade	$X + (Y \cdot Z) = (X + Y) \cdot (X + Z)$	$X \cdot (Y + Z) = (X \cdot Y) + (X \cdot Z)$
P9	Cobertura	$X \cdot (X + Z) = X$	$X + (X \cdot Y) = X$
P10	Combinação	$(X \cdot Y) + (X \cdot \overline{Y}) = X$	$(X + Y) \cdot (X + \overline{Y}) = X$
P11	Consenso	$(X \cdot Y) + (\overline{X} \cdot Z) + (Y \cdot Z)$ $= (X \cdot Y) + (\overline{X} \cdot Z)$	$(X + Y) \cdot (\overline{X} + Z) \cdot (Y + Z)$ $= (X + Y) \cdot (\overline{X} + Z)$
P12	De Morgan	$\overline{(X + Y)} = \overline{X} \cdot \overline{Y}$	$\overline{(X \cdot Y)} = \overline{X} + \overline{Y}$

SIMPLIFICAÇÃO DE LÓGICAS

Como podemos simplificar tal expressão?

$$\bar{V}F\bar{U}\bar{N} + \bar{V}F\bar{U}N + VF\bar{U}\bar{N} + VFUN$$

SIMPLIFICAÇÃO DE LÓGICAS

Como podemos simplificar tal expressão?

$$\bar{V}F\bar{U}\bar{N} + \bar{V}F\bar{U}N + VF\bar{U}\bar{N} + VF\bar{U}N$$

$$F\bar{U}(\bar{V}\bar{N} + \bar{V}N + V\bar{N} + VN)$$

$$F\bar{U}(\bar{V}(\bar{N} + N) + V(\bar{N} + N))$$

$$F\bar{U}(\bar{V} + V)$$

$$F\bar{U}$$

SIMPLIFICAÇÃO DE LÓGICAS

Observe que, quando temos algo do tipo:

$$\dots + A\bar{B} + AB + \dots$$

em uma expressão na forma soma-de-produtos podemos colocar A em evidência:

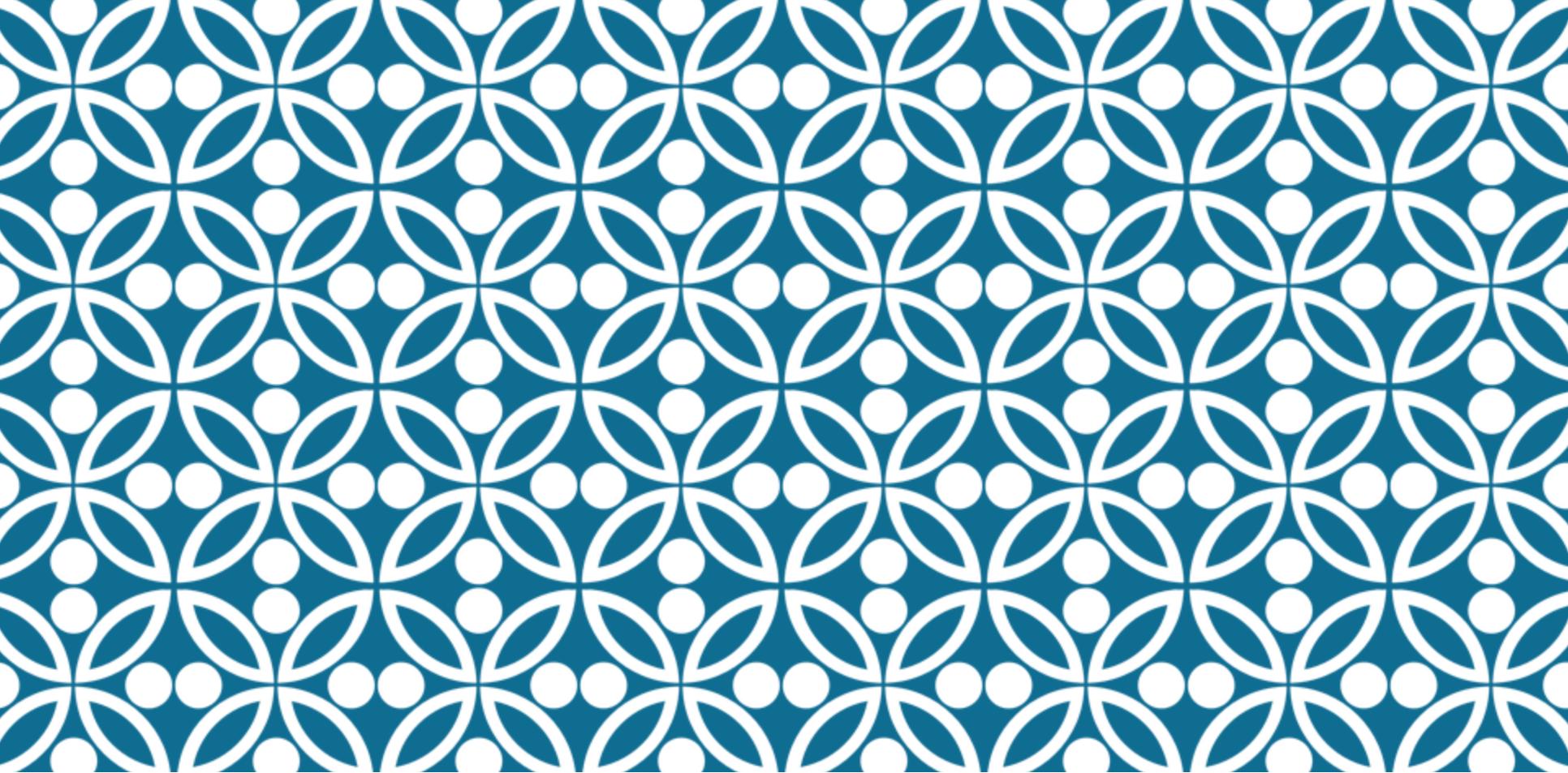
$$\dots + A(\bar{B} + B) + \dots$$

e simplificar por:

$$\dots + A + \dots$$

O problema sempre foi: Como encontrar dois mintermos idênticos a menos de uma mesma variável B , que aparece como B e \bar{B} ?

Solução: expresse a tabela verdade de forma que isso seja fácil de encontrar!



GRAY CODING “CODIFICAÇÃO CINZA”

GRAY CODING

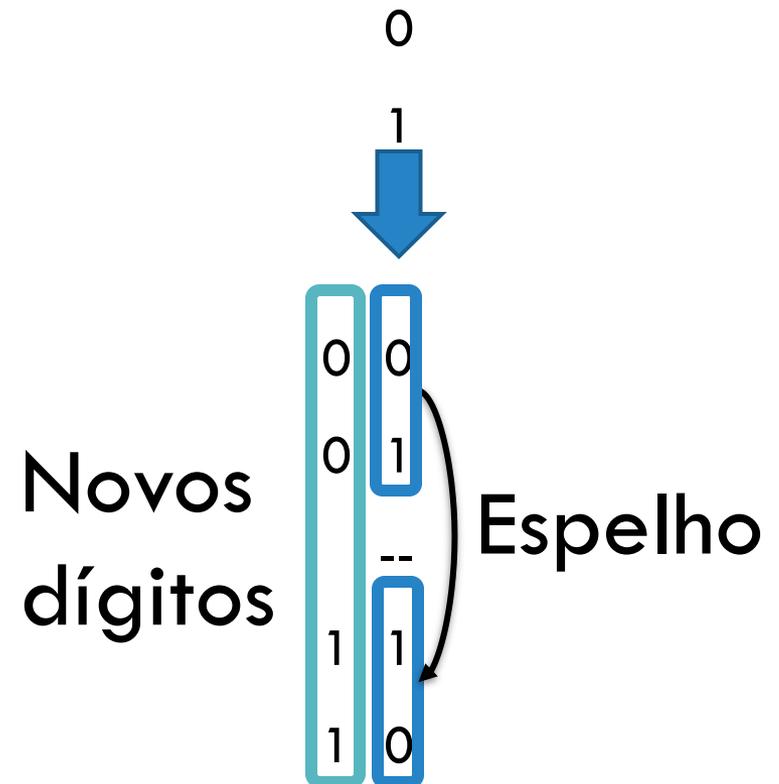
Trata-se de um algoritmo para geração de uma sequência de números onde apenas um bit muda por vez

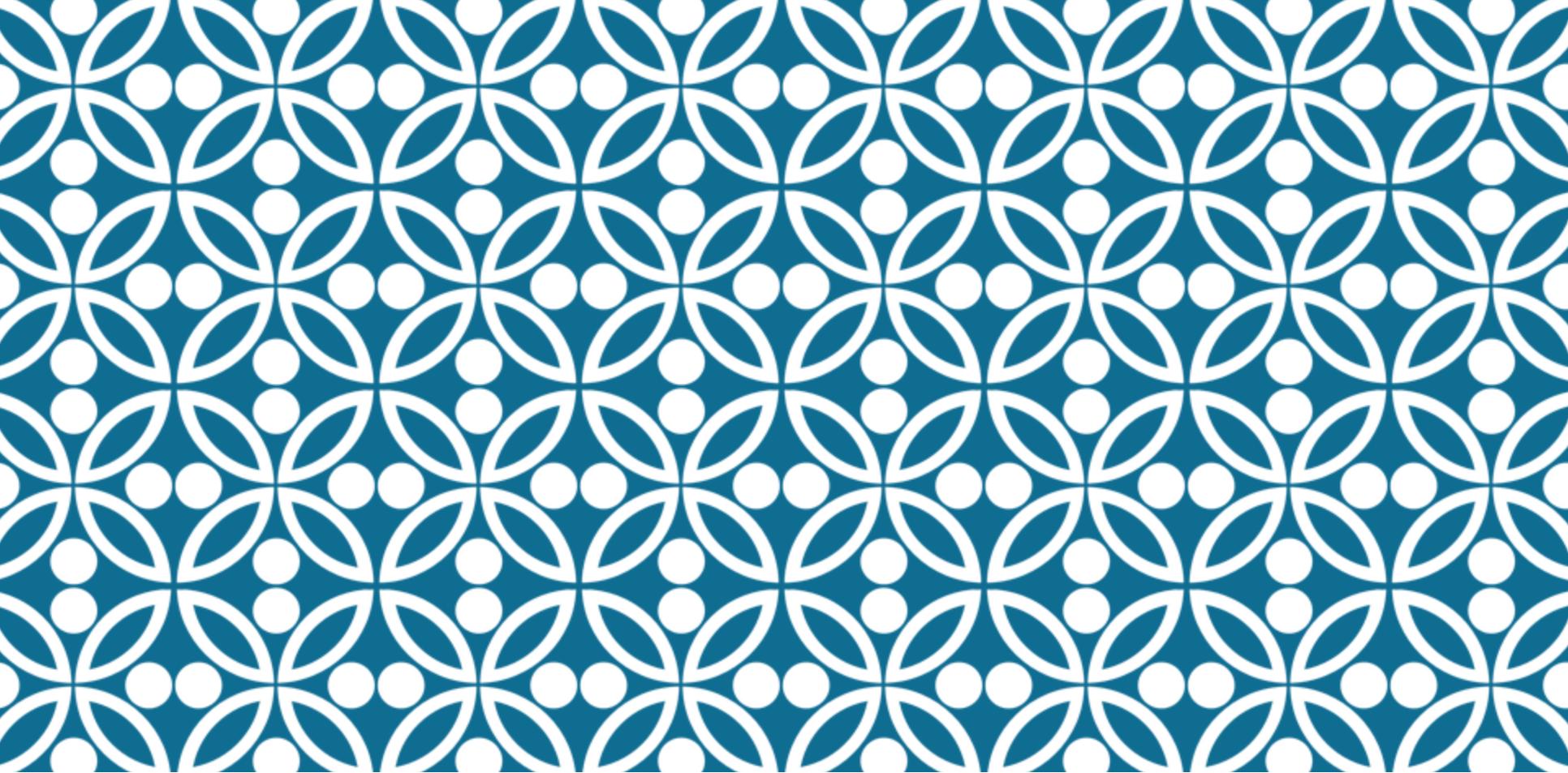
GRAY CODING

Para criar uma codificação gray, começamos com 1 dígito (0 ou 1)

Para cada novo dígito a ser adicionado uma função de espelho é aplicada

E em cada parte do espelho adiciona-se 0s ou 1s





MAPAS DE KARNAUGH

MAPAS DE KARNAUGH

Considerando a seguinte tabela verdade

Como gerar a lógica que implementa a função $f(A,B,C)$?

Como implementar essa lógica de maneira otimizada?

R1. Regras de álgebra booleana

R2. **Mapas de Karnaugh**

A	B	C	f	
0	0	0	0	
0	0	1	0	
0	1	0	1	$\leq !A \cdot B \cdot !C$
0	1	1	1	$\leq !A \cdot B \cdot C$
1	0	0	1	$\leq A \cdot !B \cdot !C$
1	0	1	0	
1	1	0	0	
1	1	1	1	$\leq A \cdot B \cdot C$

MAPAS DE KARNAUGH...

Os mapas de Karnaugh permite simplificar funções utilizando **técnicas de mapeamento visual**

Para iniciar, precisamos criar uma grade para mapear as entradas (ex. A,B,C)

A	B	C	f	
0	0	0	0	
0	0	1	0	
0	1	0	1	$\leq !A \cdot B \cdot !C$
0	1	1	1	$\leq !A \cdot B \cdot C$
1	0	0	1	$\leq A \cdot !B \cdot !C$
1	0	1	0	
1	1	0	0	
1	1	1	1	$\leq A \cdot B \cdot C$

MAPAS DE KARNAUGH...

Representação em matriz para a tabela verdade, onde **em linhas ou colunas adjacentes apenas uma variável muda de 1 para 0 ou vice-versa.**

A\BC	00	01	11	10
0	0	0	1	1
1	1	0	1	0

$A \cdot !B \cdot !C$

A	B	C	f
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

$\leq !A \cdot B \cdot !C$

$\leq !A \cdot B \cdot C$

$\leq A \cdot !B \cdot !C$

$\leq A \cdot B \cdot C$

MAPAS DE KARNAUGH...

A\BC	00	01	11	10
0	0	0	1	1
1	1	0	1	0

$$\neg A \cdot B (C + \neg C) = \neg A \cdot B$$

MAPAS DE KARNAUGH

A\BC	00	01	11	10
0	0	0	1	1
1	1	0	1	0

$$A \cdot \bar{B} \cdot \bar{C}$$

$$A \cdot \bar{A} (B \cdot C) = B \cdot C$$

$$\bar{A} \cdot B (C + \bar{C}) = \bar{A} \cdot B$$

$$A\bar{B}\bar{C} + B(\bar{A} + C)$$

MAPAS DE KARNAUGH

Simplifique:

$$C = \bar{V} \bar{F} \bar{U} N + V \bar{F} \bar{U} N + \bar{V} \bar{F} U N + \bar{V} F U N + V F U N + \bar{V} F U \bar{N} + V F U \bar{N} + V \bar{F} U \bar{N}$$

MAPAS DE KARNAUGH

\UN	00	01	11	10
VF\	00	01	11	10
00	0	0	1	0
01	0	1	1	1
11	0	0	1	1
10	0	1	0	1

$$C = FU + \bar{V}FN + \bar{V}UN + VUN + V\bar{F}\bar{U}N$$

MAPAS DE KARNAUGH

Simplifique:

$$C = \bar{A} \bar{B} \bar{C} + A \bar{B} \bar{C} + \bar{A} B \bar{C} + ABC$$

MAPAS DE KARNAUGH - EXEMPLOS

A\BC	00	01	11	10
0	1	0	0	1
1	1	0	0	1

$$\Rightarrow (!B \cdot !C) + (B \cdot !C)$$

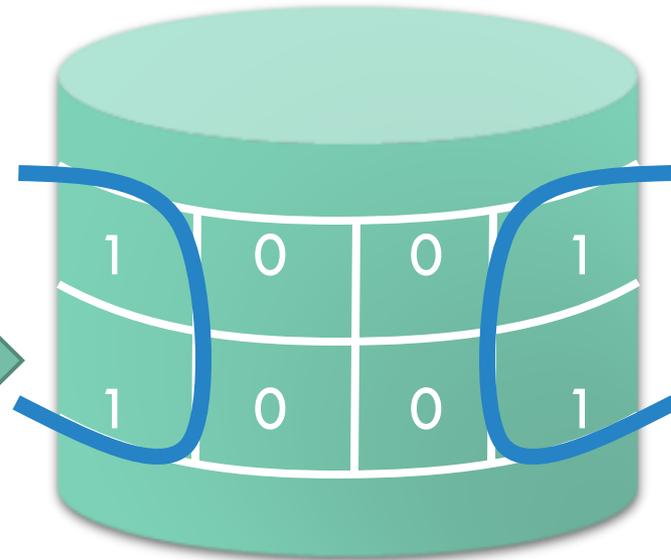
$$\Rightarrow !C(!B+B)$$

$$\Rightarrow !C$$

Será que poderíamos inferir isso pelo mapa?

MAPAS DE KARNAUGH - EJEMPLOS

A\BC	00	01	11	10
0	1	0	0	1
1	1	0	0	1



=> !C

MAPAS DE KARNAUGH - EJEMPLOS

A\BC	00	01	11	10
0	0	0	0	0
1	1	0	0	1

Mintermos (SDP):
 $(A \cdot \neg C)$

Maxtermos (PDS):
 $(\neg A) \cdot C$

MAPAS DE KARNAUGH

Note que nosso mapa de Karnaugh não seguiu a ordem crescente para os termos

Isso se deve a um requisito dos mapas de Karnaugh, entre células adjacentes, deve ter apenas 1 bit mudando por vez

Podemos gerar uma lista dessas utilizando **codificação gray**

A\BC	00	01	11	10
0	0	0	1	1
1	1	0	1	0

ALGORITMO DE MAPAS DE KARNAUGH PARA ATÉ 4 VARIÁVEIS

1) Expresse a tabela verdade como uma matriz, com no máximo duas variáveis para as linhas/colunas. Em linhas ou colunas adjacentes, apenas uma das variáveis muda (use gray coding).

2) Enquanto houver uma célula contendo 1 que não tiver sido agrupada, agrupe nesta ordem:

- Retângulos com 16 uns (Obs.: se houver, então $F = 1$)
- Retângulos com 8 uns (2x4 ou 4x2)
- Retângulos com 4 uns (1x4, 4x1 ou 2x2)
- Retângulos com 2 uns (1x2 ou 2x1)

3) Elimine grupos redundantes (se puder)

4) Para cada grupo, escreva uma soma de produtos onde apenas as variáveis que não mudaram são representadas.

Importante: Se, no grupo, uma variável W é mantida em 0, então escreva \overline{W} .

Importante: a última linha/coluna é adjacente à primeira linha/coluna.

EXEMPLO

Simplifique $F(A, B, C, D)$, cuja tabela verdade é dada pelo mapa de Karnaugh ao lado.

cd \ ab	00	01	11	10
00	1	1	0	0
01	1	1	1	1
11	0	0	0	0
10	0	1	1	0

EXEMPLO

Simplifique $F(A, B, C, D)$, cuja tabela verdade é dada pelo mapa de Karnaugh ao lado.

$$F = \bar{A}\bar{C} + \bar{A}B + A\bar{B}D$$

cd \ ab	00	01	11	10
00	1	1	0	0
01	1	1	1	1
11	0	0	0	0
10	0	1	1	0

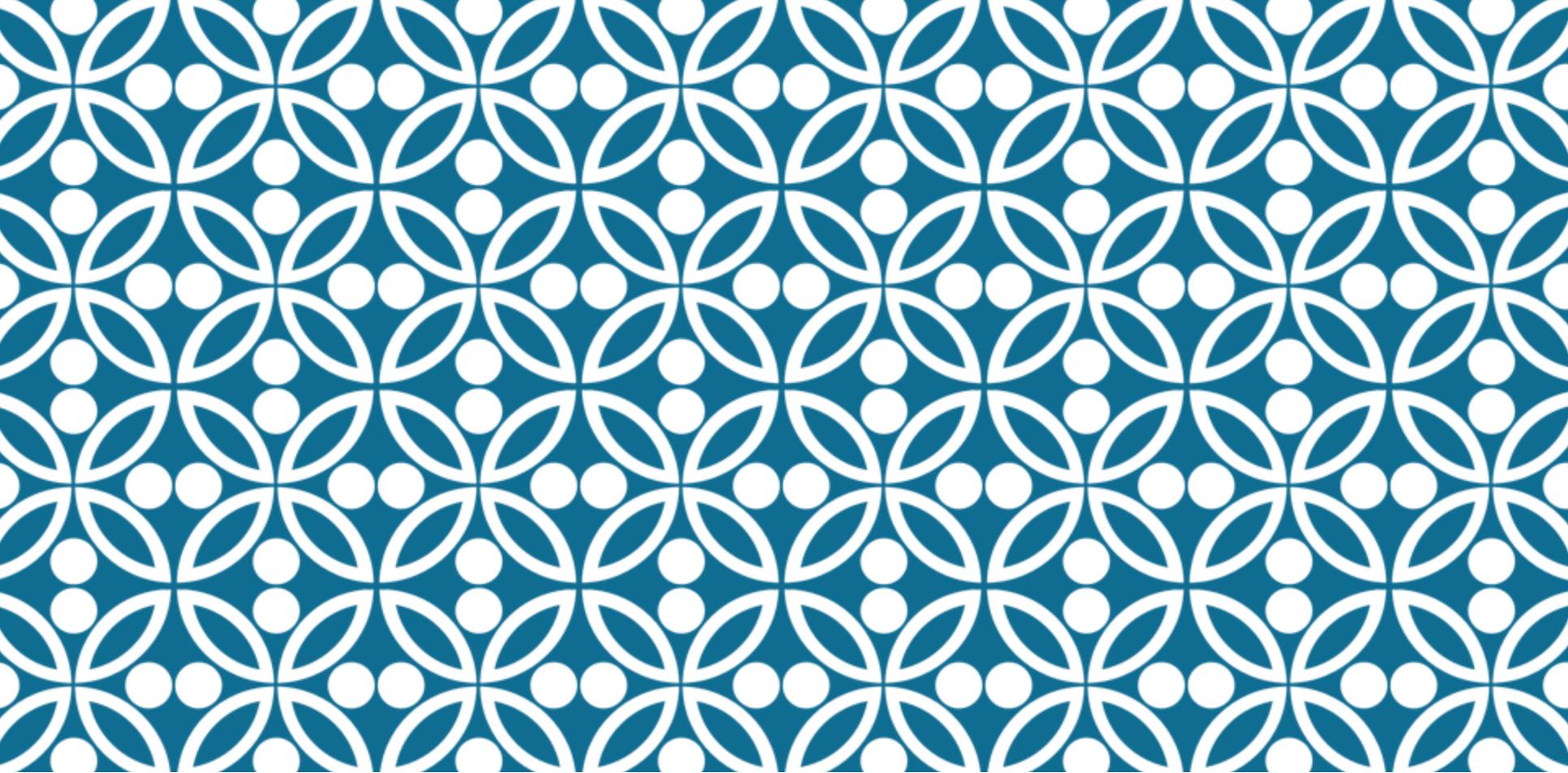
EXERCÍCIOS:

Simplifique:

$$1) A'B'C' + A'B'C + ABC' + AB'C'$$

$$2) A'B'C + A'BC' + ABC' + ABC$$

$$3) ABCD + ABC'D + ABC'D' + AB'CD + A'BCD + A'BCD' + A'BC'D + A'B'C'D$$



BITS DE DON'T-CARE

BITS DON'T-CARE (SEM IMPORTÂNCIA)

Bit de Don't-Care (X) é uma sequência de entrada para qual a saída não importa.

Uma entrada a qual é conhecida por nunca ocorrer é chamada de Can't-Happen.

Os dois casos são tratado de mesma forma no projeto de lógica, e são referidos de modo genérico por don't-care.

O projetista não precisa se importar com a saída gerada para esses termos, logo essa saída pode ser tratada da forma que for mais conveniente (gerar menor circuito).

Ex. valores binários 1010~1111 (em um circuito BCD)



BIT DON'T CARE (X) - EXEMPLOS

Don't cares (X) podem ser utilizados se necessário para aumentar a cobertura e assim simplificar a lógica

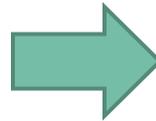
A\BC	00	01	11	10
0	0	X	0	0
1	X	X	1	1

$$\Rightarrow A \cdot B$$

BIT DON'T CARE (X) - EXEMPLOS

Don't cares (X) podem ser utilizados se necessário para aumentar a cobertura e assim simplificar a lógica

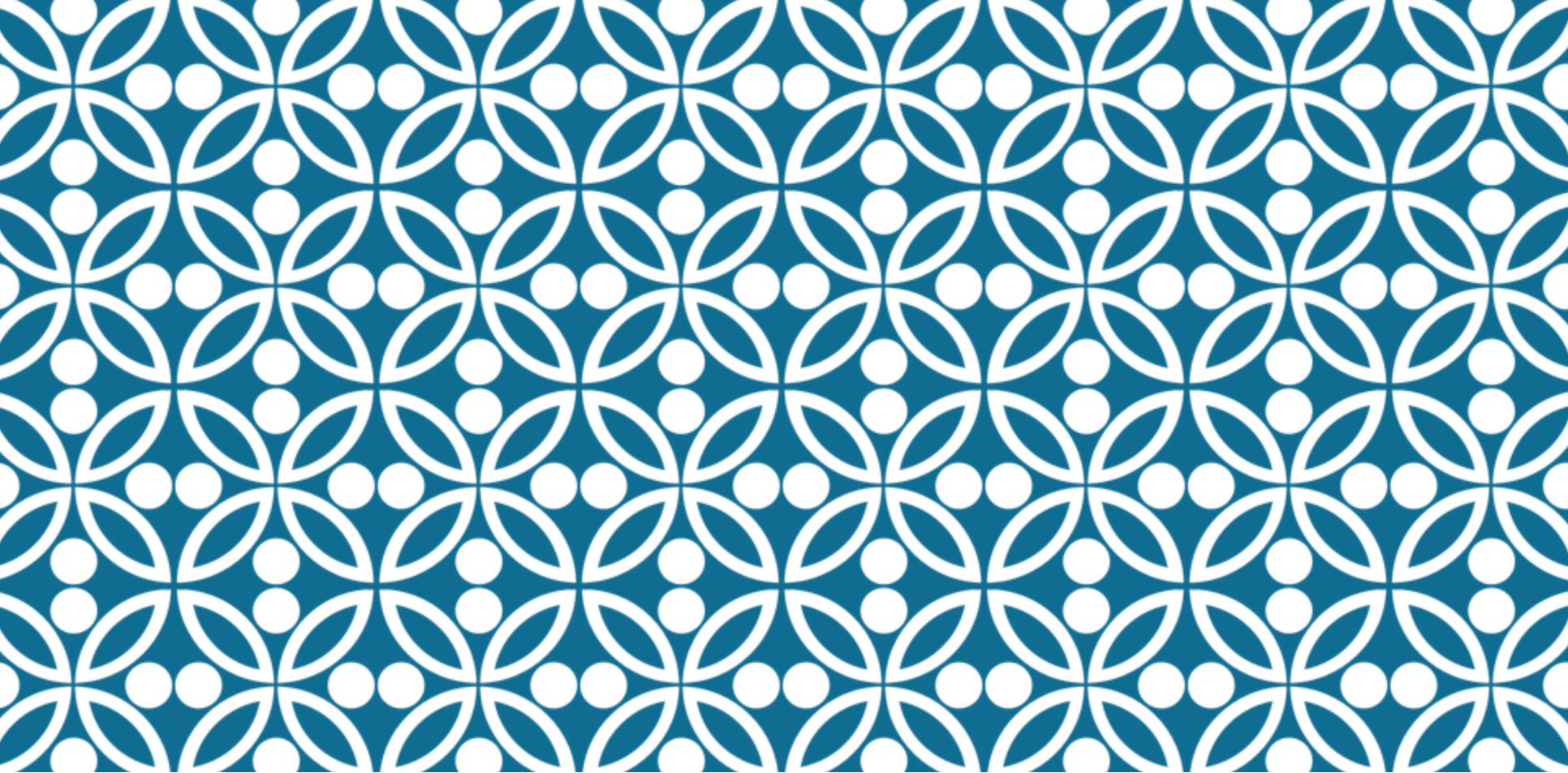
A\BC	00	01	11	10
0	0	X	0	0
1	X	X	1	1



A\BC	00	01	11	10
0	0	X	0	0
1	X	X	1	1

$\Rightarrow A \cdot B$

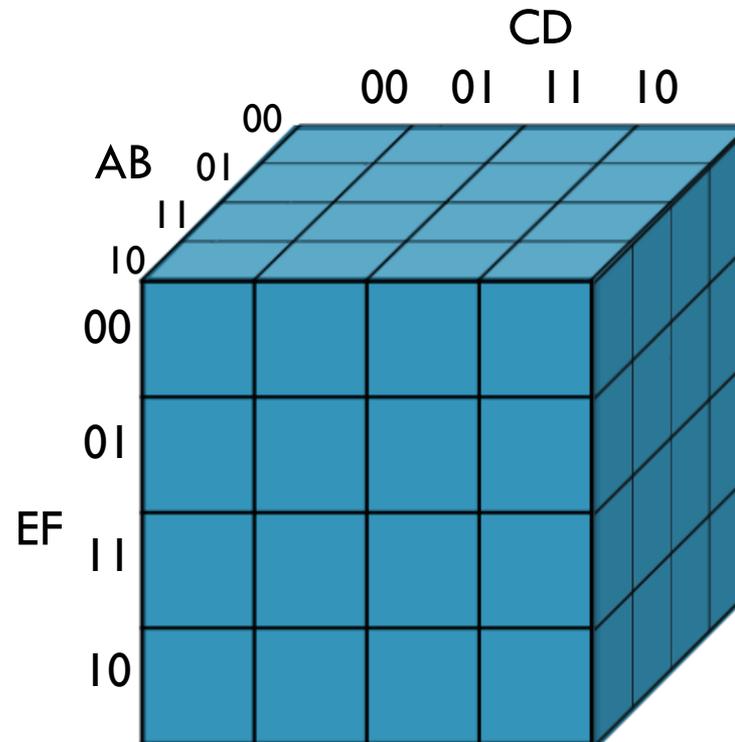
$\Rightarrow A$



MAPAS DE KARNAUGH MAIS DE 4 VARIÁVEIS

MAPAS DE KARNAUGH PARA MAIS DE 4 VARIÁVEIS

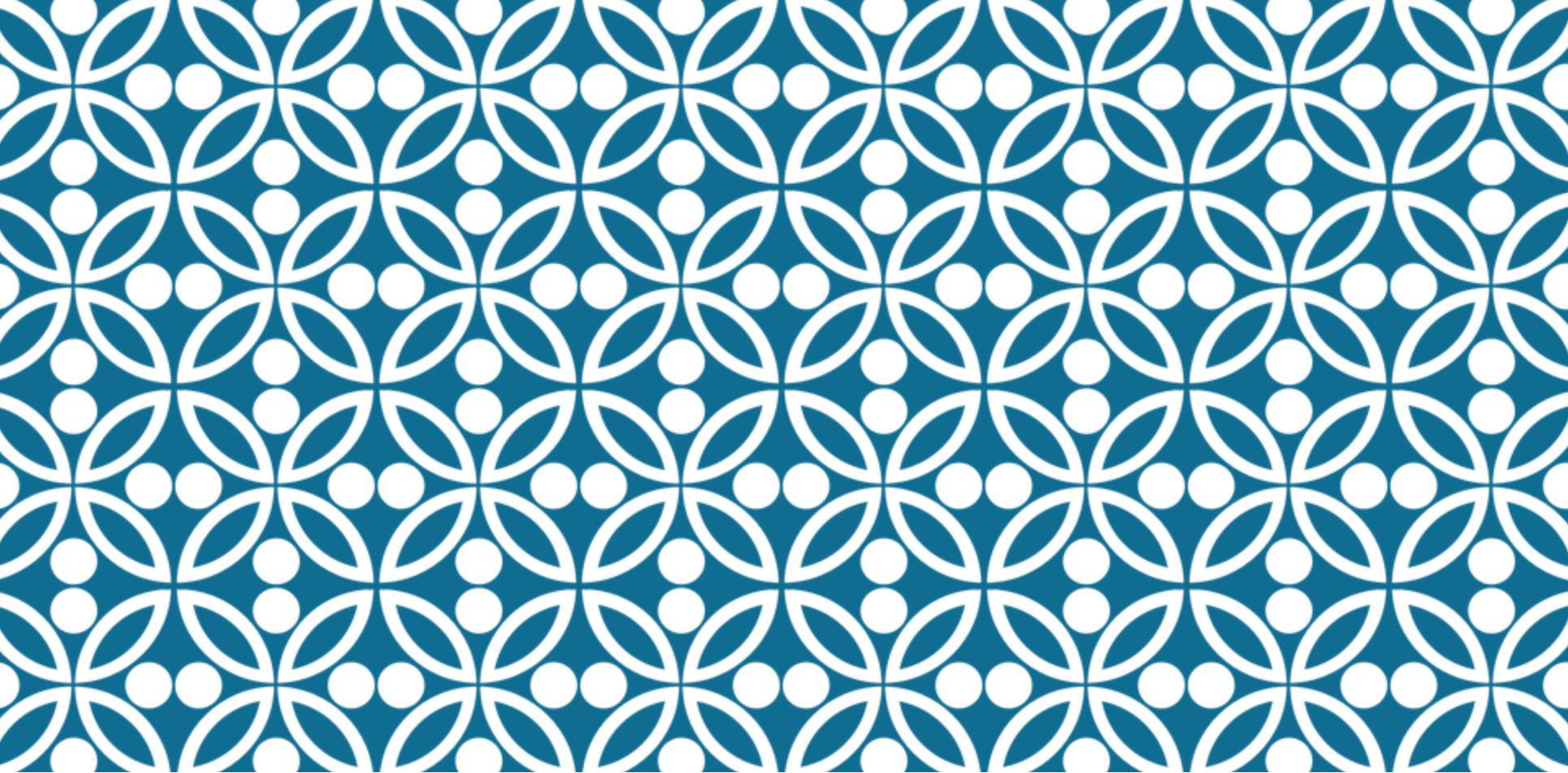
É possível construir mapas de Karnaugh para mais de 4 variáveis, mas eles se tornam difíceis de representar pois o mapa torna-se um cubo:



MAPAS DE KARNAUGH PARA MAIS DE 4 VARIÁVEIS

Entre 4 e 30 (aprox.) variáveis, é possível executar o método de Quine-McCluskey, que é exato mas possui complexidade exponencial.

Acima de 30 variáveis, há o minimizador Espresso, baseado em métodos heurísticos (não exato).



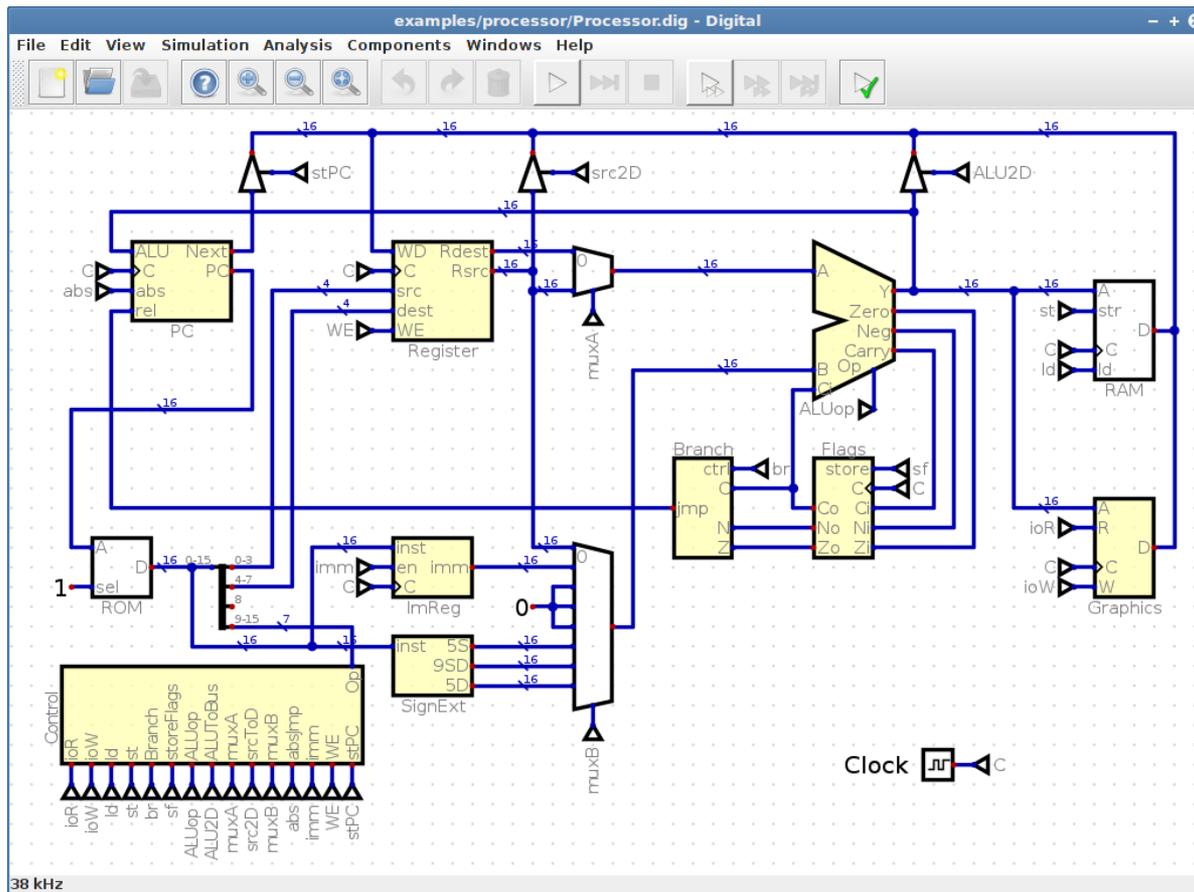
LOGISIM

SIMULADOR "DIGITAL"

A partir de agora, usaremos o simulador de circuitos Digital:

<https://github.com/hneemann/Digital>

SIMULADOR "DIGITAL"



SIMULADOR "DIGITAL"

The image shows a digital logic simulator interface. The main window displays a circuit diagram with three input variables A, B, and C. Each input is connected to a square button. The circuit consists of three 3-input AND gates. The first AND gate has inputs A, B, and C. The second AND gate has inputs A, B, and the complement of C (C̄). The third AND gate has inputs A, B, and C. The outputs of these three AND gates are connected to a 3-input OR gate, which produces the output Y.

Overlaid on the simulator is a Karnaugh Map window. The title bar reads "Karnaugh Map" and the expression is $Y = (A \bar{C}) \vee (A B) \vee (B \bar{C})$. The map is a 2x4 grid with columns labeled \bar{B} and B, and rows labeled \bar{A} and A. The cells contain 0s and 1s. Three groups of 1s are circled: a red circle around the 1s in the first row, second and third columns; a green circle around the 1s in the second row, second and third columns; and a blue circle around the 1s in the second row, second and third columns.

Another window titled "Table" is overlaid, showing a truth table for the circuit. The columns are labeled A, B, C, and Y. The rows represent all possible combinations of A, B, and C, with the corresponding output Y.

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

At the bottom of the Table window, the expression $Y = (A \bar{C}) \vee (A B) \vee (B \bar{C})$ is displayed.

OS QUATRO PASSOS PARA UM CIRCUITO DIGITAL FELIZ.

1. Obtenha e simplifique a expressão lógica para cada saída.
2. Desenhe o diagrama do circuito. Cuidado com os erros comuns: esquecer de ligar entradas de portas lógicas, juntar saídas sem usar porta lógica (cheiro de circuito torrado no ar), esquecer de fazer a soma dos produtos (ou seja, omitir a porta or), etc.

OS QUATRO PASSOS PARA UM CIRCUITO DIGITAL FELIZ.

3. Analise o circuito e verifique as saídas. Vá “caminhando” das entradas em direção às saídas, escrevendo na saída de cada porta lógica a expressão equivalente.
4. Monte o circuito, faça a sua tabela verdade e verifique se ela coincide com as tabelas verdade das expressões obtidas no primeiro passo. Primeiro simule, depois monte o circuito em uma placa padrão