

Entrada e Saída

- Tipos e Características de Dispositivos
- Arquitetura do Sistema de E/S
- Dispositivos, Interfaces com CPU e com Sist Operacional
- Barramentos, vazão e latência
 - * síncronos vs assíncronos
 - * vazão e latência
- Redes
 - * protocolos
 - * desempenho
 - * topologias
- Desempenho e projeto

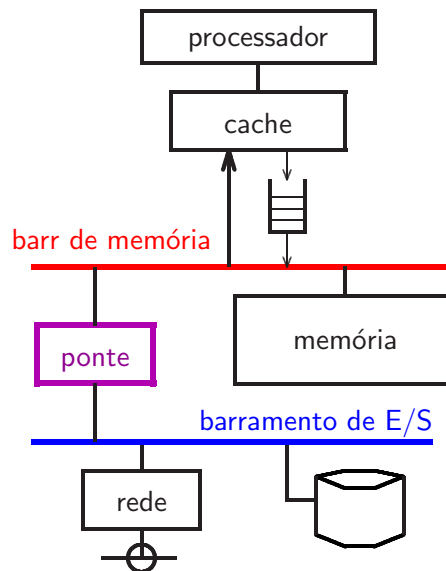
revisão: Arquitetura do Sistema de E/S

Hierarquia de vias:

largura de banda é menor a medida em que desce na hierarquia
barramentos distintos em cada nível

Processamento de E/S:

controlado por programa ADM
processadores de E/S



Características dos Barramentos

Opção	alto desemp	baixo custo
linhas de dados \neq de endereços	sim	não
largura do barram de dados	largo	estreito
tamanho das transferências	rajadas	palavra
número de mestres	mais de um	um
barramento em pipeline	sim	não
operação	síncrona	assíncrona

Características dos Barramentos

- Barramento \equiv meio de comunicação compartilhado
comunicação por difusão através do meio *broadcast*
- Barramento de E/S: dispositivos com
ampla faixa de valores de vazão e latência
- Mestres e escravos
 - * **Mestre** é o dispositivo capaz de iniciar transferência
 - * **Escravo** é o dispositivo que responde aos comandos do mestre
 - * mestre e escravo podem “trocar de lugar”
num load
processador é mestre ao enviar requisição (ender,RD)
processador é escravo ao receber dados da memória

Barramento Segmentado (*pipelined*)

Num barramento segmentado, há dois tipos de transações:

comandos/requisições e respostas

transação = requisição \rightarrow *processamento* \rightarrow resposta

req	<i>prc</i>	rsp		
	req	<i>prc</i>	rsp	
		req	<i>prc</i>	rsp

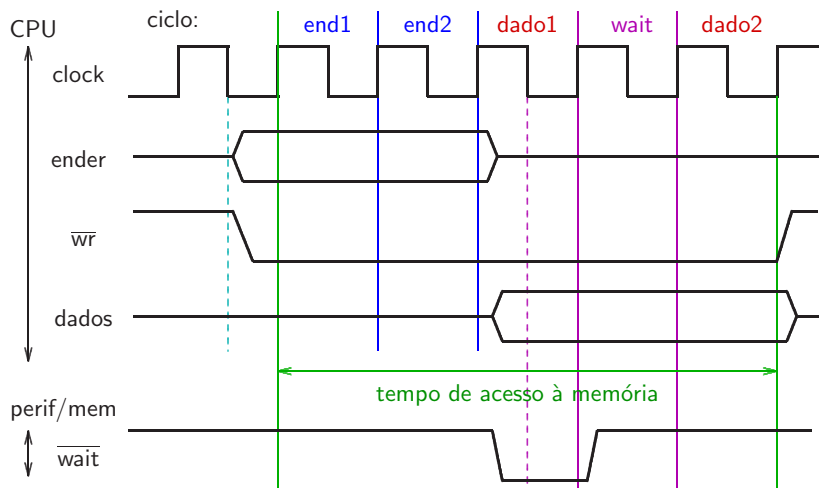
split transactions

Barramento Síncrono vs Assíncrono

- **Barramento Síncrono**
 - * maior velocidade de operação \rightarrow maior vazão
 - * projeto elétrico complexo
 - * **todos os eventos são sincronizados com sinal de relógio**
protocolo de sinalização define rigidamente todos os eventos
 - * maior desempenho porque não tem realimentação
sinais percorrem barramento em somente um sentido:
mestre(cmd) \rightarrow *processa* \rightarrow escravo(rsp)
 - * sequência: **cmd ; *proc* ; rsp**
- **Barramento Assíncrono**
 - * ...

Barramento Síncrono

Todos os eventos são sincronizados com sinal de relógio



UFPR BCC CI212 2016-2— E/S (ii): barramentos

7

Barramento Síncrono vs Assíncrono

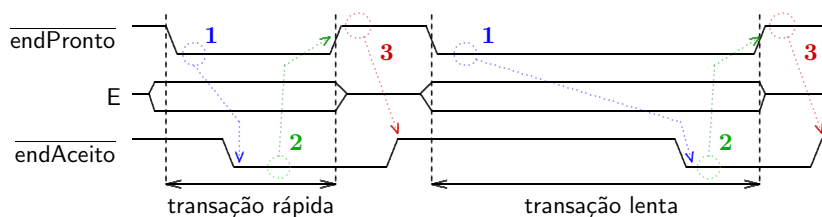
- **Barramento Síncrono**
 - * ...
- **Barramento Assíncrono**
 - * menor velocidade de operação → menor vazão
 - * projeto elétrico simples
 - * pior desempenho porque tem realimentação
 - senais percorrem todo o barramento em dois sentidos:
 - mestre(cmd) → escravo ; *processa* ; escravo(rsp) → mestre
 - * sequência: **cmd** ; **act** ; *proc* ; **rsp** ; **act**
 - * a cada evento, sinais devem ser sincronizados aos relógios internos dos dispositivos
 - relógios ≠s em dispositivos distintos (frequência e fase)
- Detalhes no Cap 6 de www.inf.ufpr.br/roberto/microprocessadores.pdf

UFPR BCC CI212 2016-2— E/S (ii): barramentos

8

Barramento Assíncrono

Transação de Endereçamento



- | | | |
|----------------------|-----------------------------------|---------------------------------|
| | 1: mestre inicia transação | $\overline{\text{endPronto}}$ ↘ |
| | escravo responde com | $\overline{\text{endAceito}}$ ↘ |
| Seqüência de eventos | 2: mestre responde com | $\overline{\text{endPronto}}$ ↗ |
| | 3: escravo completa transação com | $\overline{\text{endAceito}}$ ↗ |

UFPR BCC CI212 2016-2— E/S (ii): barramentos

9

Vazão e Latência

Vazão: taxa de transferência [bytes/segundo]

depende de:

- largura da via (largura do barramento: 8, 32 ou 256 bits)
- taxa de sinalização (velocidade do relógio)
- tipo de sinalização (síncrona ou assíncrona)
- vazão pode ser **aumentada** com dinheiro

Latência: lapso entre comando e resposta [segundo]

depende de:

- tipo de sinalização (síncrona ou assíncrona)
- tipo dos dispositivos (memória dinâmica ou estática)
- organização (entrelaçamento, segmentação)
- latência pode ser **escondida** com esperteza

Anatomia de Duas Transações de Barramento

Leitura (*split transaction*)

- 1) mestre solicita acesso ao árbitro
- 2) mestre envia endereço no barramento
- 3) escravo identifica seu endereço no barramento e inicia atendimento
- 4) decorrido o tempo de acesso, escravo solicita acesso ao árbitro
- 5) escravo emite sequencia de transferências para atender requisição

Escrita (uma palavra)

- 1) mestre solicita acesso ao árbitro
- 2) mestre envia **<endereço, dado>** no barramento
- 3) escravo identifica seu endereço no barramento e inicia atendimento
- 4) escravo se encarrega de armazenar valor em memória/registrador

Anatomia de Uma Transação de Barramento

Leitura (*split transaction*)

- 1) mestre solicita acesso ao árbitro
- 2) mestre envia endereço no barramento
- 3) escravo identifica seu endereço no barramento e inicia atendimento
- 4) decorrido o tempo de acesso, escravo solicita acesso ao árbitro
- 5) escravo emite sequencia de transferências para atender requisição

<i>evento</i>	árbitro	endereço	decod	acesso	árbitro	transfer
<i>ciclos</i>	1-n [†]	1	1	1-200	1-n [†]	1-32

† se barramento estiver ocupado, espera n ciclos

$$\text{latência} = \sum \text{ciclos}$$

$$\text{vazão} = \frac{\sum \text{bytes}}{\sum \text{ciclos}}$$

resumo – Barramentos

- Barramentos características de vazão e latência
 - * síncronos *cmd* ; *proc* ; *rsp*
 - * assíncronos *cmd* ; *act* ; *proc* ; *rsp* ; *act*